

新型 PB - PSOI 器件表面电场和温度分布模型研究

孙伟锋¹, 高 珊², 陆生礼¹, 陈军宁²

(1. 东南大学国家 ASIC 系统工程技术研究中心, 南京 210096; 2. 安徽大学电子科学与技术学院, 合肥 230039)

[摘要] 根据泊松方程和热扩散方程提出了新型 PB - PSOI 器件漂移区的二维表面电场分布模型和温度分布模型, 模型计算结果与 Medici 模拟结果相一致。根据所提出的模型, 重点研究了埋氧化层厚度及长度对漂移区表面电场分布和温度分布的影响, 最后给出了 PB - PSOI 器件的埋氧化层厚度和长度的优化设计方法。

[关键词] PB - PSOI; 表面电场; 温度分布; 埋氧化层

[中图分类号] TN710; TN432 [文献标识码] A [文章编号] 1009 - 1742(2009)11 - 0082 - 06

1 前言

SOI (silicon on isolation) 具有理想的介质隔离, 其漏电流小, 寄生效应小, 集成度高, 抗辐射能力强, 非常适用于大功率及高密度集成电路。近年来, SOI LDMOS (lateral double diffused MOS) 广泛应用于 RF (radio frequency) 功率器件及 RF 功率集成电路。近来, 人们提出了一种 PB - PSOI (P - type buried partial silicon on insulator) 的器件结构^[1], 此结构在源端或漏端开硅窗口, 提高器件的导热能力和纵向耐压, 同时, 通过 P 型埋层对漂移区表面电场进行调制以提高横向耐压, 从而进一步提高器件的击穿电压, 并且使得漂移区在较高的浓度下满足 RESURF 的条件, 保证了较低的导通电阻。

由于该结构的纵向电场和横向电场存在强烈的耦合作用, 简单的一维电场和温度分布很难准确地解释其物理机制, 所以对此结构建立二维模型显得尤为必要。笔者根据泊松方程和热扩散方程提出了 PB - PSOI 器件漂移区的二维表面电场和温度分布模型, 解析模型的计算结果与 MEDICI 模拟结果相符, 同时借助此模型研究了埋氧化层长度及厚度对表面电场和温度分布的影响。

2 二维解析模型

PB - PSOI 器件结构如图 1 所示, 其中衬底浓度为 N_{sub} , 漂移区浓度为 N_n , 将其漂移区划分成 5 个区域 L_i ($i = 1, 2, 3, 4, 5$), L_i 对应的衬底耗尽层宽度分别为 t_{idp} ($i = 1, 2, 3, 4, 5$)。埋层 SiO_2 的厚度为 t_{box} , 阶梯栅下氧化层厚度分别为 $t_{\text{ox1}}, t_{\text{ox2}}$, SiO_2 和 Si 的介电常数分别为 ϵ_{ox} 和 ϵ_{si} , P 型埋层浓度为 N_p , 厚度为 t_p 。图 2 为计算器件温度分布时所进行的区域划分, 分区依据是各个区的边界条件和热源分布情况。图 3 是 Medici 模拟得到的器件的稳态温度分布曲面。

2.1 漂移区表面电场分布模型

假设在器件栅上施加电压为 V_g , 衬底和源极接地, 漏极加正电压 V_d , 漂移区的电势为 $\phi(x, y)$, 那么, 根据二维泊松方程, 1 区的泊松方程可以表达为

$$\frac{\partial^2 \phi(x, y)}{\partial x^2} + \frac{\partial^2 \phi(x, y)}{\partial y^2} = - \frac{q}{\epsilon_0 \epsilon_{\text{si}}} N_n \quad (1)$$

假设漂移区均匀掺杂, 根据文献[2], 在 1 区 ($0 \leq x \leq L_1$) 对泊松方程 y 方向进行积分可得

$$\int_0^{t_{\text{si}}} \frac{\partial^2 \phi_1(x, y)}{\partial x^2} dy + E_{1y}(x, 0) - E_{1y}(x, t_{\text{si}}) =$$

[收稿日期] 2008 - 04 - 11; 修回日期 2008 - 08 - 20

[基金项目] 江苏省自然科学基金资助项目 (BK2008287); 东南大学国家自然科学基金预言项目 (XJ2008312)

[作者简介] 孙伟锋 (1977 -), 男, 江苏武进市人, 东南大学副教授, 研究方向为功率器件及功率集成电路; E - mail: swffrog@seu.edu.cn

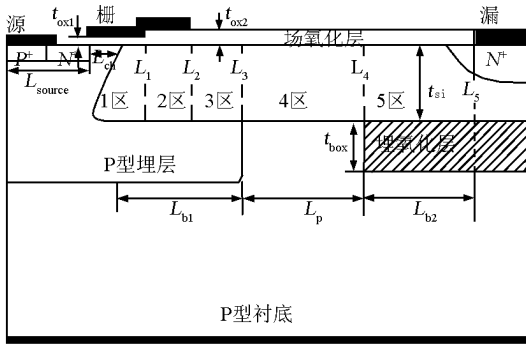


图1 PB-PSOI 器件结构示意图
Fig.1 The cross-section of the new PB-PSOI device structure

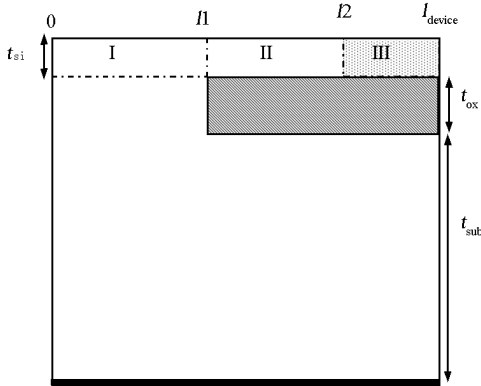


图2 计算温度分布时的区域划分
Fig.2 The schematic divided regions for the surface temperature calculation

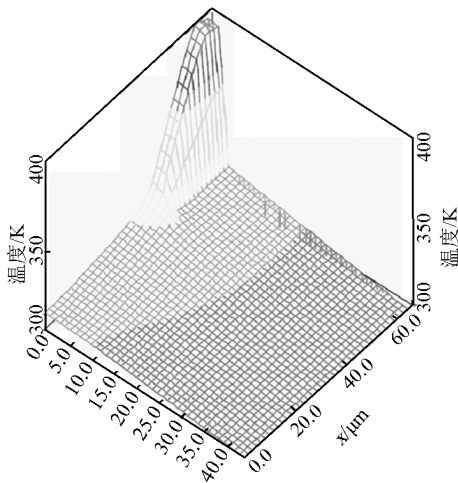


图3 三维温度分布曲面
Fig.3 3-D temperature distributions

$$-\frac{qN_n}{\epsilon_{Si}\epsilon_o}t_{Si}, (0 \leq x \leq L_1) \quad (2)$$

$$\text{式(2)中, } E_{1y}(x,0) = -\frac{\epsilon_{ox}}{\epsilon_{Si}} \frac{\phi_1(x,0) - V'_g}{t_{ox1}} \quad (3)$$

$$E_{1y}(x,t_{Si}) = \frac{2\phi_1(x,t_{Si})}{t_{depl}} = \frac{2[\phi_1(x,0) - \phi_1(x,t_{Si})]}{t_{Si}} = \frac{2\phi_1(x,0)}{t_{depl} + t_{Si}} \quad (4)$$

$$\text{式(3)中, } V'_g = V_g - V_{FB}$$

根据文献[3], t_{depl} 可定义为 $\frac{t_{1depl}}{2}$ 。且 $\frac{\partial^2 \phi_1(x,y)}{\partial x^2} \approx \frac{\partial^2 \phi_1(x,0)}{\partial x^2}$ 。联立式(2)~(4),可得

$$\frac{\partial^2 \phi_1(x,0)}{\partial x^2} - \alpha_{f1} \phi_1(x,0) = \beta_{f1}, \quad (0 \leq x \leq L_1) \quad (5)$$

$$\text{式(5)中, } \alpha_{f1} = \frac{\epsilon_{ox}}{\epsilon_{Si}t_{ox1}t_{Si}} + \frac{2}{t_{Si}(t_{depl} + t_{Si})},$$

$$\beta_{f1} = -\left[\frac{qN_n}{\epsilon_{Si}\epsilon_o} + \frac{\epsilon_{ox}}{\epsilon_{Si}t_{ox1}t_{Si}}V'_g \right]$$

上面即为1区的表达式。同理:2,3,4,5区的表达式分别为

$$\frac{\partial^2 \phi_i(x,y)}{\partial x^2} - \alpha_{fi} \phi_i(x,0) = \beta_{fi} \quad (6)$$

$$2 \text{ 区: } \alpha_{f2} = \frac{\epsilon_{ox}}{\epsilon_{Si}t_{ox2}t_{Si}} + \frac{2}{t_{Si}(t_{depl2} + t_{Si})},$$

$$\beta_{f2} = -\left[\frac{qN_n}{\epsilon_{Si}\epsilon_o} + \frac{\epsilon_{ox}}{\epsilon_{Si}t_{ox2}t_{Si}}V'_g \right]$$

根据参考文献[4],由于3,4,5区表面纵向电场远小于横向电场,故 $E_{iy}(x,0) = 0$, ($i = 3,4,5$)。从而可以得到

$$3 \text{ 区: } \alpha_{f3} = \frac{2}{t_{Si}(t_{Si} + t_{depl3})}, \beta_{f3} = -\frac{qN_n}{\epsilon_{Si}}$$

$$4 \text{ 区: } \alpha_{f4} = \frac{2}{t_{Si}(t_{Si} + t_{depl4})}, \beta_{f4} = -\frac{qN_n}{\epsilon_{Si}}$$

5区漂移区下面为埋氧化层,根据静电场边值关系可得出电场边界条件:

$$E_{5y}(x,t_{Si}) = \frac{\epsilon_{ox} [\phi_5(x,t_{Si}) - \phi_5(x,t_{Si} + t_{ox})]}{\epsilon_{Si} t_{box}} = \frac{2[\phi_5(x,0) - \phi_5(x,t_{Si})]}{t_{Si}}$$

由于电势的连续性,有 $\phi_5(L_4,t_{Si} + t_{ox}) = \phi_4(L_4,t_{Si} + t_{ox})$,由于埋氧层较厚,分担了纵向大部分电压,埋氧化层下面衬底承担的电压较小,假设埋氧化层下界面的电势为一个常数,则有 $\phi_5(x,t_{Si} + t_{ox}) = \phi_5(L_4,t_{Si} + t_{ox}) = \phi_4(L_4,t_{Si} + t_{ox})$,

从而可以得到:

$$\alpha_{i5} = \frac{2\varepsilon_{ox}}{t_{Si}(\varepsilon_{ox}t_{Si} + 2\varepsilon_{Si}t_{box})}, \beta_{i5} = -\frac{qN_a}{\varepsilon_{Si}} - \frac{(t_{dep4} - t_{box})^2}{t_{Si}(t_{dep4} + t_{Si})} \cdot \frac{2\varepsilon_{ox}}{t_{Si}(\varepsilon_{ox}t_{Si} + 2\varepsilon_{Si}t_{box})} \cdot \phi_4(L_4, 0)$$

忽略漏极结深的影响,由文献[5]可知,基于一维泊松方程,同等结构的体硅漏端对应的衬底耗尽层厚度为 t_{dep} , $t_{dep} = \frac{t_s}{2} \left[\sqrt{1 + \frac{8\varepsilon_{Si}\varepsilon_0 V_d}{qN_{sub}t_s^2}} - 1 \right]$,由文献[6]可知,具有 P 埋层的体硅按照 *RESURF* 原理, L_4 对应的衬底耗尽层厚度可近似定义为 $t'_{dep} = \frac{L_4}{L_5} t_{dep}$,由于埋氧化层和栅场极板的共同作用,各分段点下衬底的耗尽层厚度为

$$E_i(x, 0) = -\frac{(U_i - \theta_{fi}) \cosh[\sqrt{\alpha_{fi}}(x - L_{i-1})] - (U_{i-1} - \theta_{fi}) \cosh[\sqrt{\alpha_{fi}}(L_i - x)]}{\sinh[\sqrt{\alpha_{fi}}(L_i - L_{i-1})]}$$

其中, $\theta_{fi} = -\frac{\beta_{fi}}{\alpha_{fi}}, (i=1, 2, 3, 4, 5)$ 。

由于PN结内建电场远远小于外加电压,可假设 $\phi_i(0, 0) = 0, \phi_5(L_d, 0) = V_d, U_i (i=2, 3, 4)$ 的值可以根据漂移区表面电场在各分段点 $x = L_i$ 连续求解,也即 $E_i(L_i, 0) = E_{i+1}(L_i, 0) (i=1, 2, 3, 4)$ 。

2.2 表面温度分布模型

根据图2的分区,可以得到如下的稳态热扩散方程:

$$\frac{\partial^2 T}{\partial x^2} + \frac{\partial^2 T}{\partial y^2} = 0 \quad 0 < x < l_1 \quad (7)$$

$$\frac{\partial^2 T}{\partial x^2} + \frac{\partial^2 T}{\partial y^2} = 0 \quad l_1 < x < l_2 \quad (8)$$

$$\frac{\partial^2 T}{\partial x^2} + \frac{\partial^2 T}{\partial y^2} = f \quad l_2 < x < l_{device} \quad (9)$$

根据图3所示的三维温度分布曲面,在II和III区中,硅膜的表面温度分布沿 y 方向变化量非常小,因此,可将上述两区看作一个平面,采用一维方程替代。在I区中,为了更加精确地反映热量从硅窗口散失的情况,仍需进行二维分析。方程中还涉及热源强度和热源长度的确定,这两项均与器件功耗和结构材料有关,可以通过 *Medici* 模拟结果进行提取^[7]。其中,热源长度在选取不同的埋氧化层长度(在保证击穿特性较好的埋氧化层长度范围内)时提取的数值基本不变,故将其视为常数。这样可以得到如下边界条件:

$$t_{idep} = \begin{cases} \sqrt{\frac{L_4}{t_{4dep}^2}} L_i \cdot \sqrt{\frac{N_{sub}}{N_p}}, (t_{idep} \leq t_p) \\ \sqrt{\frac{L_4}{t_{4dep}^2}} L_i - t_p \cdot \sqrt{\frac{N_p}{N_{sub}}} + t_p, (t_{idep} \geq t_p) \end{cases}, (i=1, 2, 3)$$

由文献[3]可定义 $t_{depi} = \frac{t_{idep} + t_{(i-1)dep}}{2}, (i=2, 3, 4)$ 。

根据边界条件 $\phi_i(L_i, 0) = U_i, \phi_i(L_i, 0) = \phi_{i+1}(L_i, 0), \phi_i(L_i, 0) = \phi_{i+1}(L_i, 0)$,解方程(6)可得出漂移区表面电场分布的表达式为

$$\left. \frac{\partial T}{\partial x} \right|_{x=0} = 0, \left. \frac{\partial T}{\partial y} \right|_{y=0} = 0, \left. \frac{\partial T}{\partial x} \right|_{x=l_{device}} = 0 \quad (10)$$

$$\left. \frac{\partial T}{\partial y} \right|_{y=t_{Si}} = 0 (l_1 < x < l_{device}) \quad (11)$$

$$\left. \frac{\partial T}{\partial y} \right|_{y=t_{Si}} = \frac{T_s(x) - T_0}{t_{device}} \Rightarrow \left. \frac{\partial T}{\partial y} \right|_{y=t_{Si}} = \frac{\bar{T}_s - T_0}{t_{device}} (0 < x < l_1) \quad (12)$$

式(10)成立的前提是假设器件产生的热量全部通过其底部的热电极散发出去,器件上表面和两侧均为绝热。式(11)成立的前提是忽略通过二氧化硅散发的热量。式(12)中的第一个等式是根据 *Medici* 模拟的硅膜到热电极的温度分布曲线(如图4所示)得到的;该曲线可以采用线性近似,这样就得到了式(12)中的第二个等式,利用这个等式求解更加方便。

联立式(7)~(12),并综合考虑各个区边界温度分布和热流的连续性,可以解得

$$T_s(x) = \frac{f(l_2 - l_{device})}{2l_1} x^2 + T_1 (0 < x < l_1) \quad (13a)$$

$$T_s(x) = f(l_2 - l_{device})x - \frac{1}{2}f(l_2 - l_{device})l_1 + T_1 (l_1 < x < l_2) \quad (13b)$$

$$T_s(x) = \frac{1}{2}fx^2 - fl_{device}x + \frac{1}{2}fl_2^2 -$$

$$\frac{1}{2}f(l_2 - l_{\text{device}})l_1 + T_1 \quad (l_2 < x < l_{\text{device}}) \quad (13c)$$

其中, T_1 是 $x=0$ 处的温度值。

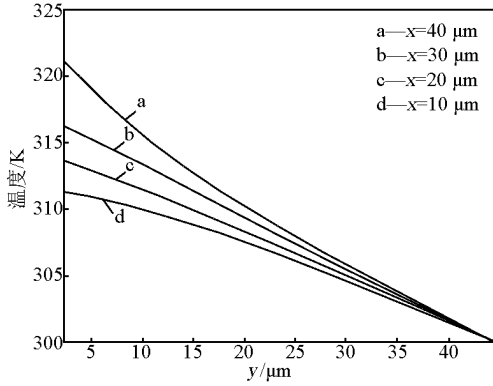


图4 Medici 模拟得到的硅膜 I 区表面沿 y 方向温度分布曲线

Fig. 4 The y -component temperature distributions of region I gained from Medici

3 结果讨论

图 5 为 PB-PSOI 器件在关态下漂移区表面电场的模型计算结果和 Medici 模拟结果的比较图。理论计算和 Medici 模拟所采用的条件为: $N_{\text{sub}} = 0.8 \times 10^{14} \text{ cm}^{-3}$, $N_{\text{p-}} = 6.6 \times 10^{15} \text{ cm}^{-3}$, $N_{\text{p+}} = 1.0 \times 10^{15} \text{ cm}^{-3}$, $t_{\text{ox1}} = 40 \text{ nm}$, $t_{\text{ox2}} = 300 \text{ nm}$, $L_1 = 5 \mu\text{m}$, $L_2 = 11 \mu\text{m}$, $L_3 = 18 \mu\text{m}$, $L_4 = 36 \mu\text{m}$, $L_5 = 54 \mu\text{m}$, 所加的漏压为 $V_d = 612 \text{ V}$ 。

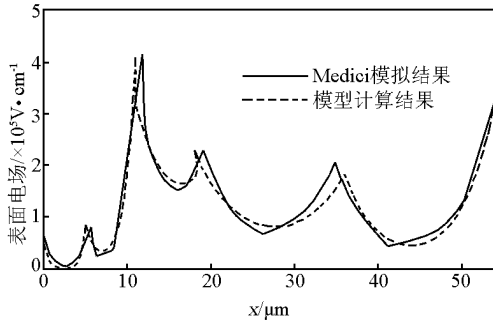


图5 关态下 PB-PSOI 器件漂移区表面电场的模型计算和 Medici 模拟结果

Fig. 5 The surface electrical field along the drift region of the PB-PSOI device with the analytical and Medici simulation results under the condition of the off-state

由图 5 可知, PB-PSOI 处于关态时, 根据所提

出的解析模型得到的计算结果和 Medici 模拟结果差异较小, 这些差异是由于理论模型忽略了氧化层的固定电荷, 并将埋氧层下界面的电势视为一个常数。另外由于栅场极板以及埋氧化层之间相互作用, 导致表面电场发生了偏移。由图 5 可见, 漂移区表面有 6 个电场峰值, 分别在 p-well/n-drift 结的界面、阶梯栅以及埋层与衬底的交界处。电场峰值的最大值将随着结构以及工艺参数的改变而发生变化, 器件的击穿点位置也将随之发生变化。当 6 个电场峰值相同且都小于临界值时, 可以得到 PB-PSOI 器件的最大击穿电压。调节漂移区的工艺、结构参数可以获得更加均匀的表面电场峰值, 从而获得击穿特性更好的 PB-PSOI 器件。

由图 6 可知, PB-PSOI 器件表面温度计算结果与模拟结果在 I 区后半部分存在一定误差, 主要原因是在式 (12) 中所取的线性近似条件引起的, I 区后半部分的表面温度较高, 因此热流量相对较大一些。如果采用式 (12) 的第一个等式条件, 则可以获得更加精确的曲线分布, 但表达式比较复杂, 不利于解析地估算器件表面温度最大值。

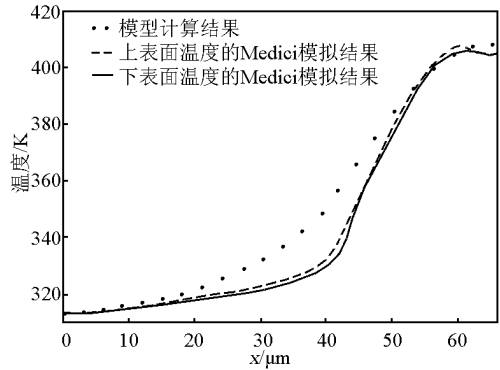


图6 PB-PSOI 器件漂移区表面温度的模型计算和 Medici 模拟结果

Fig. 6 The surface temperature distribution of the PB-PSOI device with the analytical and Medici simulation results.

埋氧化层的参数对 PB-PSOI 器件的击穿电压和热分布的影响很大, 以下将详细讨论不同的埋氧化层结构参数对表面电场和温度分布的影响, 从而实现埋氧化层的最优化设计。

图 7 为不同埋氧化层厚度下, PB-PSOI 器件的漂移区表面电场的解析模型计算结果。在埋氧化层厚度从 $4 \mu\text{m}$ 减小到 $0.5 \mu\text{m}$ 的过程中, 埋氧化层末端的表面电场峰值基本按一定的速率稳定减小, 而位于器件漏端的表面电场峰值却在此期间急剧增

大。在所选定的结构中,当埋氧化层厚度低于 $2\ \mu\text{m}$ 时,漏端表面电场极大,击穿特性显著恶化。当埋氧化层厚度高于 $4\ \mu\text{m}$ 时,埋氧化层末端的表面电场峰值将高于 $p\text{-well}/n\text{-drift}$ 结处的电场峰值,取而代之成为击穿点。这是因为 $PB\text{-PSOI}$ 器件的埋氧化层与衬底耗尽区共同承担电压,埋氧化层过薄时,衬底耗尽区难以承受高压;埋氧化层过厚时,电场线难以穿越硅窗口到达衬底,形成耗尽区。综合考虑,埋氧化层厚度的优化值应位于上述范围之内。

图 8 为不同埋氧化层厚度对器件温度分布的影响,当氧化埋层厚度大于 $2\ \mu\text{m}$ 时,器件的温度分布曲线基本保持一致,不随着埋氧化层厚度变化而变化,这是因为氧化埋层的热导率比硅的热导率小 100 多倍^[8],因此当氧化埋层达到一定厚度时,器件产生的绝大多数热量通过源端的硅窗口发散到衬底,进而散发到外界环境中去。因此设计埋氧化层厚度时仅考虑击穿特性的最优化即可。

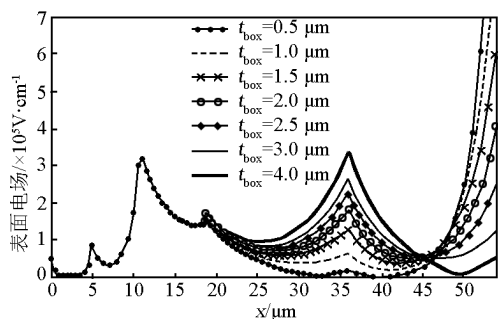


图 7 不同埋氧化层厚度下 $PB\text{-PSOI}$ 器件的漂移区表面电场分布

Fig. 7 The surface electrical field distribution along the drift region of the $PB\text{-PSOI}$ device for the different buried oxide thickness t_{box}

图 9 为不同埋氧化层长度下, $PB\text{-PSOI}$ 器件的漂移区表面电场的解析模型计算结果。当埋氧化层长度变化时,其末端表面电场峰值的变化不大,只是在靠近场极板、 p 型埋层和漏极时,由于彼此间的相互作用而略有增加。随着埋氧化层长度的减小, $p\text{-well}/n\text{-drift}$ 结处、 p 型埋层末端和场极板末端表面电场峰值减小,而漏端表面电场峰值增大;反之, $p\text{-well}/n\text{-drift}$ 结处、 p 型埋层末端和场极板末端表面电场峰值减小。因此在此范围内改变埋氧化层长度可以得到一个最优化值。

图 10 为不同埋氧化层长度对器件温度分布的影响。埋氧化层长度的变化对器件表面最高温度有显著的影响,而对表面最低温度分布几乎不起作用。

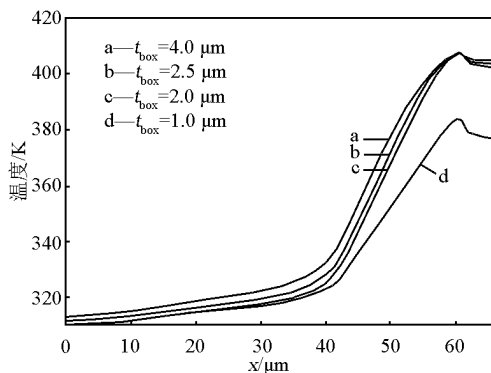


图 8 不同埋氧化层厚度下 $PB\text{-PSOI}$ 器件的漂移区表面温度分布

Fig. 8 The surface temperature distribution of the $PB\text{-PSOI}$ device for the different buried oxide thickness t_{box}

此外,图 10 中曲线表明随着埋氧化层长度的变化,区域划分时的 $(l_{\text{device}} - l_2)$ 值(即热源长度)保持恒定。由式(13c)可知:

$$T_{S, \text{max}} = \frac{1}{2}fl_{\text{device}}^2 - fl_{\text{device}} + \frac{1}{2}fl_2^2 - \frac{1}{2}f(l_2 - l_{\text{device}})$$

$$l_1 + T_1 \text{ 且 } l_1 = l_{\text{device}} - l_{b2}$$

因此, $T_{S, \text{max}}$ 与 l_{b2} 的成线性正比关系,该结论与图(8b)曲线的结果一致。同时,由于器件最低温度基本不变,整个器件的温差也与 l_{b2} 成正比,较大的温差会引起负阻效应,因此,在 $PB\text{-PSOI}$ 器件击穿特性较优的前提下, l_{b2} 值越小越好。

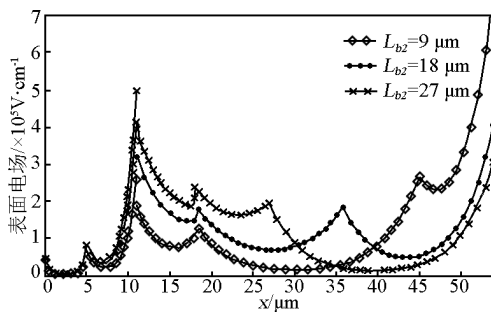


图 9 不同埋氧化层长度下 $PB\text{-PSOI}$ 器件的漂移区表面电场分布

Fig. 9 The surface electrical field distribution along the drift region of the $PB\text{-PSOI}$ device for the different buried oxide length L_{b2}

4 结语

通过分区求解 Poisson 方程和稳态表面热扩散方程,得到了 $PB\text{-PSOI}$ 器件的漂移区电场分布和

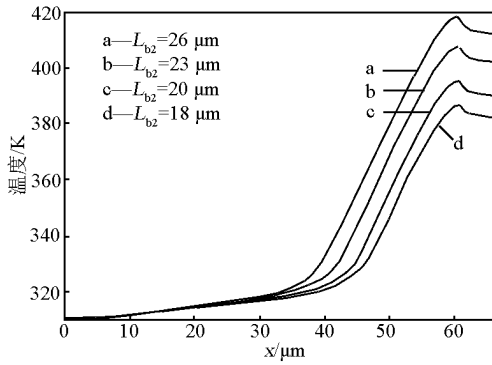


图 10 不同埋氧化层长度下 PB-PSOI 器件的漂移区表面温度分布

Fig. 10 The surface temperature distribution of the PB-PSOI device for the different buried oxide length L_{b2}

整个器件表面温度分布的解析表达式。理论模型计算得到的结果与 Medici 模拟结果相吻合,借助这两个模型讨论了如何优化设计埋氧化层的结构参数,进而得到提高器件性能的方法。

参考文献

- [1] Duan Baoxing, Zhang Bo, Li Zhaoji. New concept for improving characteristics of high-voltage power devices by buried layers modulation effect[A]. ICSICT 06[C], 2006;239-241
- [2] Porter D, Stirling DsG. Integration Equations[M]. Cambridge University Press, 1990
- [3] S.-Y. Han, H.-W. Kim, S.-K. Chung. Surface field distribution and breakdown voltage of RESURF LDMOSFETS[J]. Microelectronics Journal, 2000, 31(8):685-688
- [4] S.-K. Chung, S.-Y. Han. Analytical model for the surface field distribution of SOI RESURF Devices[J]. IEEE Transactions on Electron Devices, 1988, 45(6):1374-1376
- [5] He Jin, Zhang Xing. Quasi-2-D analytical model for surface field distribution and optimization of RESURF LDMOS transistor[J]. Microelectron Journal, 2001, 32(8):655-663
- [6] Sun Weifeng, Shi Longxing. Analytical models for surface potential and electrical field distribution of bulk-silicon RESURF devices[J]. Solid-State Electronics, 2004, 48(5):799-805
- [7] Lim H T, Udrea F, Garner D M, et al. Modelling of self-heating effect in thin SOI and Partial SOI LDMOS power devices[J]. Solid-State Electronics, 1999, 43(7):1267-1280
- [8] Zhu Ming, Chen Peng, Fu R K.-Y, et al. Numerical study of self-heating effects of MOSFETs fabricated on SOAN substrate[J]. IEEE Transactions on Electron Devices, 2004, 51(6):901-906

Analytical models for the surface electrical field and temperature distributions of novel PB-PSOI devices

Sun Weifeng¹, Gao Shan², Lu Shengli¹, Chen Junning²

(1. National ASIC System Engineering Research Center, Southeast University, Nanjing 210096, China;

2. School of Electronic Science and Technology, Anhui University, Hefei 230039, China)

[Abstract] In this paper, the 2-D analytical models for the surface electrical field and temperature distributions of PB-PSOI devices in terms of Poisson's solution and thermal diffusion solution have been suggested. The analytical results of the presented models show a good agreement with the numerical simulation results obtained by Medici. The dependences of the surface electrical field and temperature on the thickness and the length of the buried oxide have also been discussed in detail. Finally, the methods to optimize the thickness and the length of the buried oxide have been proposed to achieve the high performance of PB-PSOI devices.

[Key words] PB-PSOI; surface electrical field; temperature distribution; buried oxide