

# 基于 TMS320DM642 的疲劳检测系统硬件设计

耿磊, 吴晓娟, 彭彰

(山东大学信息科学与工程学院, 济南 250100)

**[摘要]** 为了解决因疲劳/瞌睡驾驶而造成的交通事故, 研究了各种疲劳检测算法。针对疲劳检测算法中大数据量、高速传输、复杂运算的实际需要, 设计了以 SAA7115 为视频采集 AD, DSP 器件 TMS320DM642 为核心处理器, SAA7105 为视频输出 DA, 利用 FPGA 控制输出, 以实现增强显示功能的实时视频处理系统。该系统可以满足多路视频的实时采集、处理、显示的需求, 可以作为疲劳检测算法的硬件平台, 同时也可以作为视频处理、图像处理的硬件平台。

**[关键词]** TMS320DM642; 疲劳检测; DFS; FPGA; OSD

**[中图分类号]** TN911.73; U471 **[文献标识码]** B **[文章编号]** 1009-1742 (2005) 11-0087-04

## 1 引言

驾驶时疲劳、睡眠不足是引发严重交通事故的重要诱因之一。统计表明, 由于疲劳/瞌睡造成的交通事故在交通事故的总数中占 7% 左右, 在严重交通事故中占 40%, 在重型卡车和高速路上的交通事故中, 则占到 35% 左右。因此许多国家对司机在驾驶中的“瞌睡”检测的研究非常重视。为了适应多媒体通信的发展, 美国德州仪器公司推出了新一代数字媒体处理器 TMS320DM642 (以下简称 DM642)<sup>[1]</sup>。它是基于 TMS320C6000 家族中的最高性能的定点 DSP C64 系列 CPU, 具有极强的处理能力、高度的灵活性和可编程性, 同时又集成了音视频和网络通信等外设, 特别适于多媒体通信应用。DM642 可以广泛地应用于基于 IP 的音视频传输、数字视频纪录、机器视觉、医学成像、安全监视、数字相机等领域。针对疲劳检测算法的需求, 笔者采用 CCD 摄像头获取驾驶员红外滤波后的头部图像作为疲劳检测算法的输入, 建立了以 DM642 为核心处理器的实时的图像采集、处理和显示的平台。

## 2 DM642 简介

DM642 是 TI 最新推出的针对多媒体处理领域应用的 DSP, 它给多媒体设备带来了另一种有效的实现手段。DM642 建立在 C64 系列 DSP 核基础上, 采用德州仪器公司开发的第二代高性能的先进的超长指令字结构 VelociTI.1.2<sup>TM</sup>, 其每个乘法器在每个时钟周期内可执行 2 个 16 b 乘 16 b 的乘法或 4 个 8 b 乘 8 b 的乘法。另外 6 个算术逻辑单元, 在每个时钟周期内都可执行 2 个 16 b 或 4 个 8 b 的加减、比较、移位等运算。在 600 MHz 的时钟频率下, DM642 每秒可以进行 24 亿次 16 b 的乘累加或 48 亿次 8 b 的乘累加。这样强大的运算能力, 使得 DM642 可以进行实时的多视频处理和图像处理。同时在 C64 核的基础上, 增加了很多的外围设备和接口。主要的结构特征为<sup>[2]</sup>: a. C64 系列 DSP 核; b. 600 MHz/4800 MIPS 的工作频率; c. 两级缓存结构; d. 64 b EMIF; e. 64 个 EDMA 通道; f. 3 个可配置的视频接口, 可以和视频输入、输出或传输流输入无缝连接; g. VCXO 内插控制端口 (VIC); h. 多通道音频串行端口 McASP; i. 2

**[收稿日期]** 2005-02-28; **修回日期** 2005-03-30

**[基金项目]** 山东省自然科学基金资助项目 (Y2002G04)

**[作者简介]** 耿磊 (1982-), 男, 山东沂水县人, 山东大学信息科学与工程学院硕士, 主要研究方向为信号与信息处理

个多通道有缓存的串口 (McBSP); j.3 个 32 b 通用定时器; k. 用户可配置的 16 b 或 32 b 的主端口接口 (HPI16/HPI32); l.66 MHz 32 b PCI 接口; m.10/100 Mb 以太网 (EMAC); n.MDIO module。

### 3 疲劳检测系统的构成

疲劳检测系统 (DFS) 旨在检测驾驶员是否疲劳, 以避免因疲劳造成的交通事故。根据疲劳检测算法中要精确定位人的眼睛的要求, 系统结构如图 1 所示。

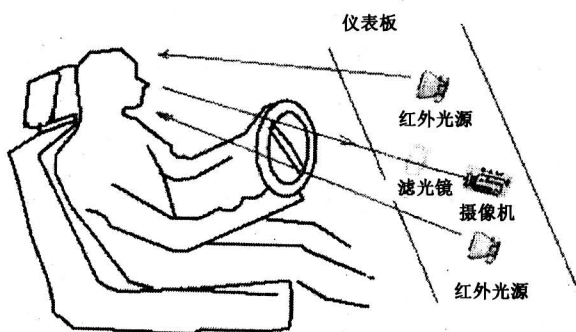


图 1 疲劳检测系统构成

Fig.1 The structure of detecting fatigue system(DFS)

DFS 主要包括:

- 1) 红外线敏感的黑白 CCD 摄像机, 在波长 800~900 nm 处有较高的灵敏度。
- 2) 红外线带通滤波器, 中心波长为 850 nm, 半带宽 12 nm, 峰值通透率为 83%。
- 3) 红外光源。发光二极管的中心波长为 850 nm, 功率为 10 mW。

DFS 具有 3 个特征:

- 1) 红外光源与摄像机成一定的角度, 以消除由于光源与摄像机距离过近造成“红眼”现象, 影响测量效果。
- 2) 利用固定波长的红外光才能通过的红外带通滤光片滤除可见光影响, 使白天与晚上的成像效果相差不大。
- 3) 使用黑白的红外摄像机, 在波长 800~900 nm 处成像效果最好, 红外光线对人的视觉没有干扰。

获取较好的头部图像是后续处理的保证, 以上方案会获取亮瞳孔效果, 这对眼睛的精确定位有极大的帮助。在有了较好的图像效果之后就可以对图像进行采集和处理。

## 4 疲劳检测系统的电路

### 4.1 总体框图

疲劳检测实时采集处理系统由图像采集、图像处理和图像输出模块构成。基本工作原理是: CCD 采集经过红外滤波的连续的模拟信号, 经过图像采集模块的 A/D 转换, 变成数字图像信号, 然后再由图像处理模块完成对数字图像信号的运算处理。主要包括图像的预处理、图像分割、特征提出、识别等算法的实现和通过输出模块显示的期望结果以及报警等。系统结构框图如图 2 所示。



图 2 系统模块示意图

Fig. 2 System module

实时图像处理系统设计的难点是如何在有限的时间内完成对大量的图像数据的处理。从人的视觉理论分析, 只有图像处理系统的处理速度达每秒 25 帧以上才能达到实时的效果, 即要求实时图像处理系统必须在 40 ms 内完成对一帧图像的运算处理, 才能保证图像的实时性。DM642 强大的功能可以很好地满足图像处理的要求。

### 4.2 图像采集模块设计

在系统设计中, 使用的图像采集设备是 CCD 摄像头。由于 CCD 摄像头输出的是模拟信号, 不能被 DSP 直接处理, 因此选用了飞利浦的半导体 SAA7115 图像解码芯片来完成图像的数字化过程, 以及对水平和垂直同步等信号的分离。SAA7115 是唯一可提供双 9 位低噪声、2 倍以上抽样模拟到数字转换的视频解码器。SAA7115 在信噪比上有重大改进, 为 10~15 dB, 是同类产品视频中视频解码性能最高的。

DM642 使用所有的三个视频端口。为了扩展功能, 笔者将视频端口 0 和视频端口 1 用作输入端口<sup>[1]</sup>, 将视频端口 2 用作显示端口; 把可再分的视频端口 0 和视频端口 1 用作捕获输入端口, 连接到 SAA7115H 解码器; 将捕获端口 1 通过一个 RCA 类型的视频插座和一个 4 针的低噪声 S-Video 接口连接到视频源。输入的必须是合成的视频源, 例如 DVD Player 或视频相机。SAA7115H 可通过 DM642 的 I<sup>2</sup>C 总线进行编程, 并可连接所有的主要合成视频标准, 例如 NTSC, PAL 和 SECAM,

都可以通过解码器的内部寄存器进行适当的编程。

SAA7115 芯片的输入晶振为 24.576 MHz，其实际工作频率为 13.5 MHz。在 PAL 制式下，芯片 1 行最多能采集 720 点（不包括行消隐信号），1 帧最多采集 625 行（包括场消隐信号）。芯片 SAA7115 有很多种功能供用户选择，它可以通过对寄存器的设置来完成。由于系统的研究对象是基于 256 级的灰度图像，其输入信号采用 PAL 体制，结合系统处理速度的具体要求，系统对芯片作如下配置：a. 格式采用 4:2:2 YUV 信号机制，只取 Y（亮度）信号；b. 分辨率为 512×256 像素或者 256×256 像素。

采集模块的电路图如图 3 所示<sup>[1]</sup>。

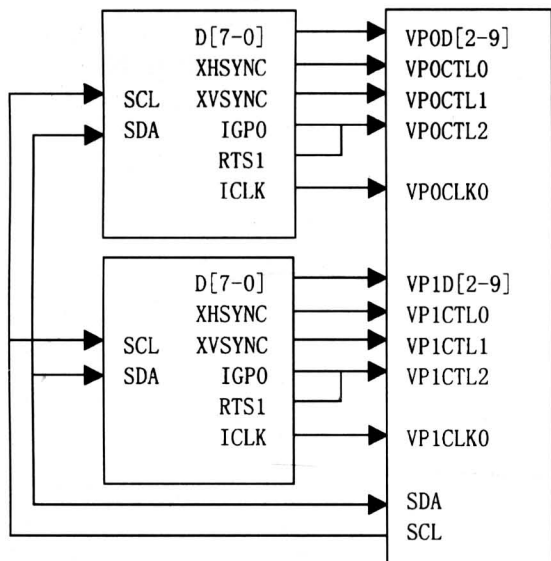


图 3 采集模块框图

Fig.3 Capture module

### 4.3 图像处理模块设计<sup>[1]</sup>

DM642 的结构特征在设计上有很大的自由空间。在图像处理模块中，扩展了数存、程存。EMIF（外部寄存器端口）有 4 个独立的可设定地址的区域，称为芯片使能空间（CE0 - CE3）<sup>[3]</sup>。当 Flash 和 FPGA 映射到 CE1 时，SDRAM 占据 CE0。CE3 的一部分配置给 OSD 功能的同步操作及扩展的 FPGA 中的其他同步寄存器操作。该系统合并形成了一个 64 b 长的外部存储器端口，将地址空间分割成了 4 个芯片使能区，允许对地址空间进行 8 b，16 b，32 b 和 64 b 的同步或不同步的存取，并且使用了芯片使能区 CE0，CE1 和 CE3。CE0 被发送给 64 b 的 SDRAM 总线，CE1 被 8 b 的

Flash 和 FPGA 功能使用，CE3 被设置成同步功能。以下是系统的分配。

4.3.1 SDRAM 寄存器端口 在 CE0 空间连接了 64 b 的 SDRAM 总线。选取 2 片 MT48LC4M32B2。该 32MB 的 SDRAM 空间用来存储程序、数据和图像处理中间结果等信息。总线由外部 PLL 驱动设备控制，在 133 MHz 的最佳状态运行。SDRAM 的刷新由 DM642 自动控制。

4.3.2 Flash 寄存器接口 系统扩展 4MB 的 Flash，映射在 CE1 空间的低位，如图 4 所示。选取 4MB×8 的 AM29LV033C。Flash 寄存器主要用来导入装载和存储 FPGA 的配置信息。CE1 空间被配置成 8 b，Flash 寄存器也是 8 b。由于 CE1 的可利用地址空间小于 Flash 的空间，所以利用 FPGA 来产生 3 个扩展页。这些扩展的线形地址通过 FPGA 的 Flash 的基础寄存器进行定义地址，复位后默认是 000。

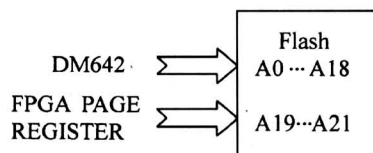


图 4 Flash 寄存器端口

Fig.4 Register port of flash

4.3.3 FPGA 异步寄存器端口<sup>[4]</sup> 系统通过使用 Xilinx XC2S300E 系列 FPGA 来实现增强视频功能和其他的一些连带功能。在默认模式下，FPGA 通过 DM642 的视频端口 2 输出视频到 SAA7105。视频编码器 FPGA 有 10 个异步存储寄存器定位在 CE1 空间高位。这些寄存器是：OSD 控制寄存器；DMA Threshold LSB 寄存器；DMA Threshold MSB 寄存器；中断状态寄存器；中断使能寄存器；GPIO 方位寄存器；GPIO 状态寄存器；LED 寄存器；Flash Page 寄存器；FPGA Version 寄存器。

4.3.4 FPGA 同步寄存器端口 FPGA 在 CE3 地址空间开设同步寄存器。这些寄存器主要实现 OSD 功能和一些连接。

以上工作解决了视频处理中需要大量数据存储空间和程序存储空间的问题。假如要求图像分辨率为 640 乘 480，每个采样点的灰度层为 8 位，则 1 帧单色图像所占的存储空间为 1 MB，如果处理算法涉及到  $n$  帧图像，存储空间就为  $n$  倍。在疲劳

检测算法中需要存储前后 2 帧图像，32 MB 的数存即足够使用，而且可以做一些算法上的扩展。图像处理模块框图如图 5 所示。

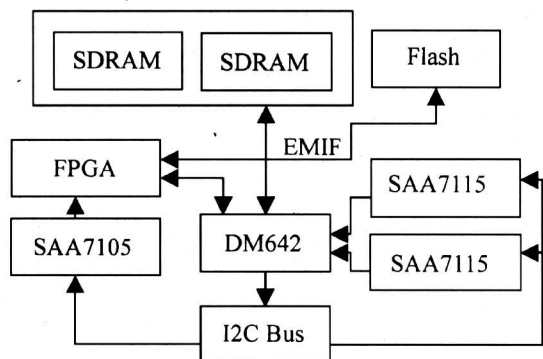


图 5 处理模块框图

Fig.5 Processing module

#### 4.4 图像显示模块设计

图 6 为图像显示模块框图。DM642 的视频端口 2 用来驱动视频编码器。它通过 FPGA 发送，以实现高级功能，例如 OSD。但它在默认方式下是直接通过视频连接到 SAA7105 视频编码器。这个编码器可以进行 RGB，HD 合成视频，及 NTSC/PAL 复合视频编码，也可以对依靠 SAA7105 内部寄存器编程的 S-Video 进行编码。SAA7105 的内部编程寄存器通过 DM642 的 I<sup>2</sup>C 总线进行配置。

HDTV，FPGA 提供增强的时钟；对于 OSD，FPGA 提供了 FIFOs，将视频端口 2 的数据与 FIFOs 端口的数据进行混合。FPGA 的 FIFOs 在 CE3 空间的同步模式下，通过 DM642 的 EMIF 进行存取。

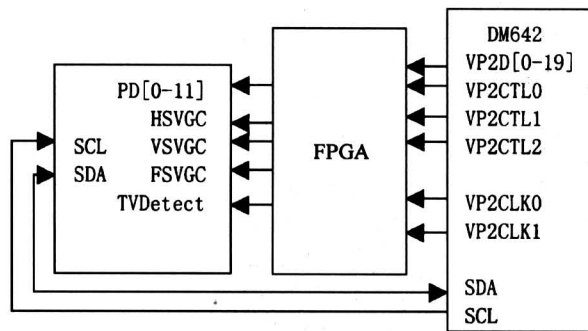


图 6 显示模块框图

Fig.6 Display module

### 5 结语

实现疲劳检测，对于交通部门和驾驶员都是非常需要的。笔者设计的基于 TMS320DM642 的疲劳检测系统能够初步实现疲劳检测。该系统在硬件性能方面有很大提高，并且结构紧凑、调节灵活、可靠性高、实时性强，为视频处理算法的实现提供了一个平台。

#### 参考文献

- [ 1 ] Texas Instrument Incorporated. TMS320DM642 Evaluation Module Technical Reference[M]. 2003
- [ 2 ] 李方慧,王 飞,何佩琨. TMS320C6000 系列 DSPs 原理与应用[M]. 北京:电子工业出版社,2002
- [ 3 ] 赵训威.基于 MS320C6200 系列 DSP 芯片的应用与开发[M].北京:人民邮电出版社,2002
- [ 4 ] 徐志军,徐光辉. CPLD/FPGA 的开发与应用[M]. 北京:电子工业出版社,2002

## Fatigue Detecting System Based on TMS320DM642

Geng Lei, Wu Xiaojuan, Peng Zhang

(School of Information Science & Engineering, Shandong University, Jinan 250100, China)

[Abstract] In order to resolve crashed accidents caused by fatigue or drowsiness various fatigue detecting algorithms are investigated. Aiming at the needs of large data, high transmission speed and complex operation, a real-time video-based processing system using SAA7115 as its capture AD, TMS320DM642 as its core, SAA7105 as its display DA, is designed, and FPGA is used to control the display to achieve advanced function. The system can meet the needs of capture, processing and display of multi-channel video. Furthermore, it can be used as a video and image processing platform.

[Key words] TMS320DM642; fatigue detection; DFS; FPGA; OSD