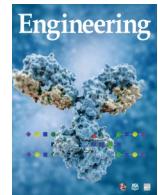




ELSEVIER

Contents lists available at ScienceDirect

Engineering

journal homepage: www.elsevier.com/locate/eng

Research
Electrical Engineering—Review

面向异构集成应用的“片上”嵌入式冷却技术的研究进展

Srikanth Rangarajan ^a, Scott N. Schiffres ^a, Bahgat Sammakia ^{a,b,*}

^a Watson School of Engineering, Binghamton University, Binghamton, NY 13902, USA

^b Office of the V.P. for Research, Binghamton University, Binghamton, NY 13902, USA

ARTICLE INFO

Article history:

Received 20 September 2021

Revised 7 July 2022

Accepted 7 October 2022

Available online 13 April 2023

关键词

电子冷却

嵌入式冷却

浸没冷却

摘要

电子封装行业坚信，摩尔定律还将持续存在几年，原因是最近的异构集成封装技术的研发。异构集成(HI)可以在芯片级(具有多个热点的单个芯片)、多芯片模块或垂直堆叠的三维(3D)集成电路中实现。通量值呈指数级增加，同时芯片尺寸减少和性能显著增加，导致散热增加。电子行业和学术研究界已经研究了各种解决方案，以应对急剧增加的热管理挑战。与可分离的冷板/散热器不同，嵌入式冷却技术消除了从芯片到环境的大多数连续传导电阻。尽管将冷却方案嵌入电子芯片上会产生高传热潜力，但技术风险和复杂性仍然与这些技术的实施以及关于采用哪些技术的这种不确定性有关。本文讨论了嵌入式冷却、流体选择考虑因素，以及传统、浸没和基于增材制造的嵌入式冷却技术的最新进展。

© 2023 THE AUTHORS. Published by Elsevier LTD on behalf of Chinese Academy of Engineering and Higher Education Press Limited Company. This is an open access article under the CC BY-NC-ND license (<http://creativecommons.org/licenses/by-nc-nd/4.0/>).

1. 引言

根据韦氏词典，“嵌入”的定义是“使一些东西成为其中不可分割的一部分”[1]；因此，“嵌入式冷却”广泛地包含了直接位于有源电子设备上或内部的冷却技术，如一个微处理器或电源电子设备。嵌入式冷却策略可采用纯传导传热[2–4]、单相强制对流[5–7]、两相强制对流[8]、自然对流（单相或两相）[2]、浸没冷却[9–10]、热管或蒸发表腔[11–13]、主动制冷[14–15]或相变冷却[16–17]。由于微处理器和动力电子设备中热通量增加，以及设备的封装密度增加及其外形尺寸缩小，使冷却系统更接近有源设备正变得越来越有必要。就这些趋势而言，由于散热呈指数增长，微处理器的计算能力已经达到了热极限，这与摩尔

定律相一致[18]。因此，散热问题阻碍了微处理器内核的发展。还有一种发展趋势是，在一个封装中共定位多个设备，即所谓的异构集成(HI)或三维集成电路(3DIC)[19]。更紧密的电子封装意味着更快的通信和计算，这在高性能计算中尤为重要。这些趋势正推动高热通量封装更紧密地结合在一起，意味着由于电路的紧密空间集成，传统的横向扩散变得越来越困难[20]。在动力电子设备中，有可能出现极端热通量，这就需要新的策略（例如，晶体管上是 $30 \text{ kW} \cdot \text{cm}^{-2}$ 和管芯上至少为 $1 \text{ kW} \cdot \text{cm}^{-2}$ ）[21]。嵌入式冷却系统通过消除热界面材料(TIM)，在解决高热通量方面提供了一个优势，否则会增加电阻并损害热预算。

嵌入式冷却技术的架构有非常多的形式，如图1[22]

* Corresponding author.

E-mail address: Bahgat@binghamton.edu (B. Sammakia).

所示。一般的层次结构包括基于传导的技术和基于对流的技术。基于传导的技术包括高导热性薄膜[化学气相沉积(CVD)金刚石薄膜]，用于近结热扩散；由铜制成的散热孔通过芯片垂直传输热量，以及热电装置用于主动冷却装置。基于对流的嵌入式冷却技术通常在有源电子设备的顶部或内部(即芯片间或芯片内的冷却)和扩展表面上采用流体导向结构。这种基于对流的嵌入式冷却装置主要是因为在微型管芯上产生的蚀刻微通道制成。最近，印刷金属翅片正在被探索用作直接建立在有源电子器件上的自由形式的金属冷却结构[23–26]。下面将进一步介绍这些策略，并在第2节中进行深入讨论。

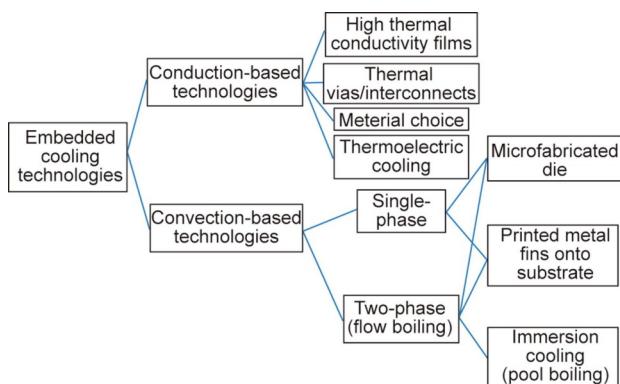


图1. 各种嵌入式冷却技术概述[22]。

被动嵌入式冷却策略通过采用高导热性材料来帮助降低热阻以增强芯片内的传导热。一种方法是添加垂直移动的散热孔和横向移动的热互连(可以作为热通路，也可能作为电信号通路)。由于铜的导电性远高于传统的微处理器中使用的电介质的导电性($0.1\sim1.0 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$)，因此增加互连层中铜的密度，超出了电信号要求，从而提高了热性能。基于传导的热管理策略包括垂直热点传热的硅通孔[4]，以及高导热材料如金刚石[2,27]或热解石墨[28]中活性层涂层。

对流嵌入式冷却技术，如蚀刻硅微通道[17,29]和金属三维(3D)打印冷却翅片[23–26]，直接连接到有源器件上。基于蚀刻硅微通道的技术已经得到广泛研究，尽管诸如在硅上打印金属翅片等替代技术也在研究中。冷却剂的选择以及该流体是在单相对流还是在两相对流中工作是重要的考虑因素。由于许多流体的潜热较大，即使是串联冷却多个设备，两相冷却系统也可以在较小的温差下运行。设计人员必须在临界热通量以下工作，因为如果超过这些值，就会发生突然故障。水具有优异的热容和潜热，并已被安全地用于电子冷却设备，用作强大的管道解决方案，如国际商业机器(IBM)公司的大型机ZEnniture 196。然

而，水不能接触主动电子电路，一些终端用户仍然认为水有风险，因此也探索了各种介质流体，如Novec和矿物油。这些介电流体比水更昂贵，而且通常具有不太理想的散热性能(即导热系数、比热、潜热和临界沸点热通量)，但它们是电绝缘的。第3节提供了关于强制对流、自然对流和两相对流(池内沸腾和流动沸腾)流体的完整比较。

嵌入式冷却技术的普遍挑战限制了其广泛采用，包括它们的复杂性和费用、电路和热工程师之间需要的高水平协调、新的制造工艺、可靠性风险、产量降低、较低的可重塑性和供应链风险。这些挑战——无论是真实的还是感知的——限制了许多嵌入式冷却技术的采用；然而，越来越多的人一致认为，这些技术正处于提高电气性能的关键道路上。下一节将研究不同冷却、热扩散和流体组合的嵌入式冷却系统的比例限制，并讨论蚀刻微型管芯通道和3D打印翅片中对流冷却技术的挑战和机遇。

传统上采用的热管理解决方案是一个远程可分离的冷板/散热板(间接地与TIM一起连接在热源或芯片上)，如图2所示。电子封装的热管理技术一般可分类如下。

- T1(技术1)：直接将冷却液嵌入到芯片上；
- T2(技术2)：直接将冷却液嵌入在盖上；
- T3(技术3)：先进的散热器(蒸发腔/热管)；
- T4(技术4)：传统连接的散热板/冷板。

对于当今的电子封装，最实用和可靠的热管理解决方案是使用单独连接到设备上的平行通道散热板/冷板(T4)。这种溶液采取空气冷却或液体冷却的形式。空气冷却和液体冷却即有许多优点也面临许多挑战。风冷散热板具有最可靠的冷却技术。然而，较差的空气传热性能阻碍了热传输，往往需要大尺寸散热板来提供足够的表面积以进行热交换。除了空气冷却所需的大型散热板设计外，热管和蒸发腔也被用来有效地移动和传播从一个小的芯片区域产生的热量。

液冷散热板提供紧凑、高传热的热管理解决方案，具有优越的传热能力。然而，由于高压操作，液冷散热板往往容易泄漏。此外，水的介电性能较差，阻碍了液态水靠近芯片(有功电路)的实现。Tuckerman和Pease[30]将液体冷却溶液直接嵌入在硅上，证明了随着硅的温度升高 71°C ，高热通量去除量达到 $790 \text{ W}\cdot\text{cm}^{-2}$ 。虽然从传热的角度来看，该研究很有吸引力，但并没有考虑或讨论与实施这种技术相关的技术挑战。

现有的风冷和液冷散热板的去除极限分别为 $55 \text{ W}\cdot\text{cm}^{-2}$ 和 $175 \text{ W}\cdot\text{cm}^{-2}$ 。未来的热通量和芯片尺寸趋势将给风冷和液冷散热板(T4)带来更重大的挑战。盖和冷板散热器(TIM 2)之间的TIM以及扩散电阻对从芯片到冷却剂的

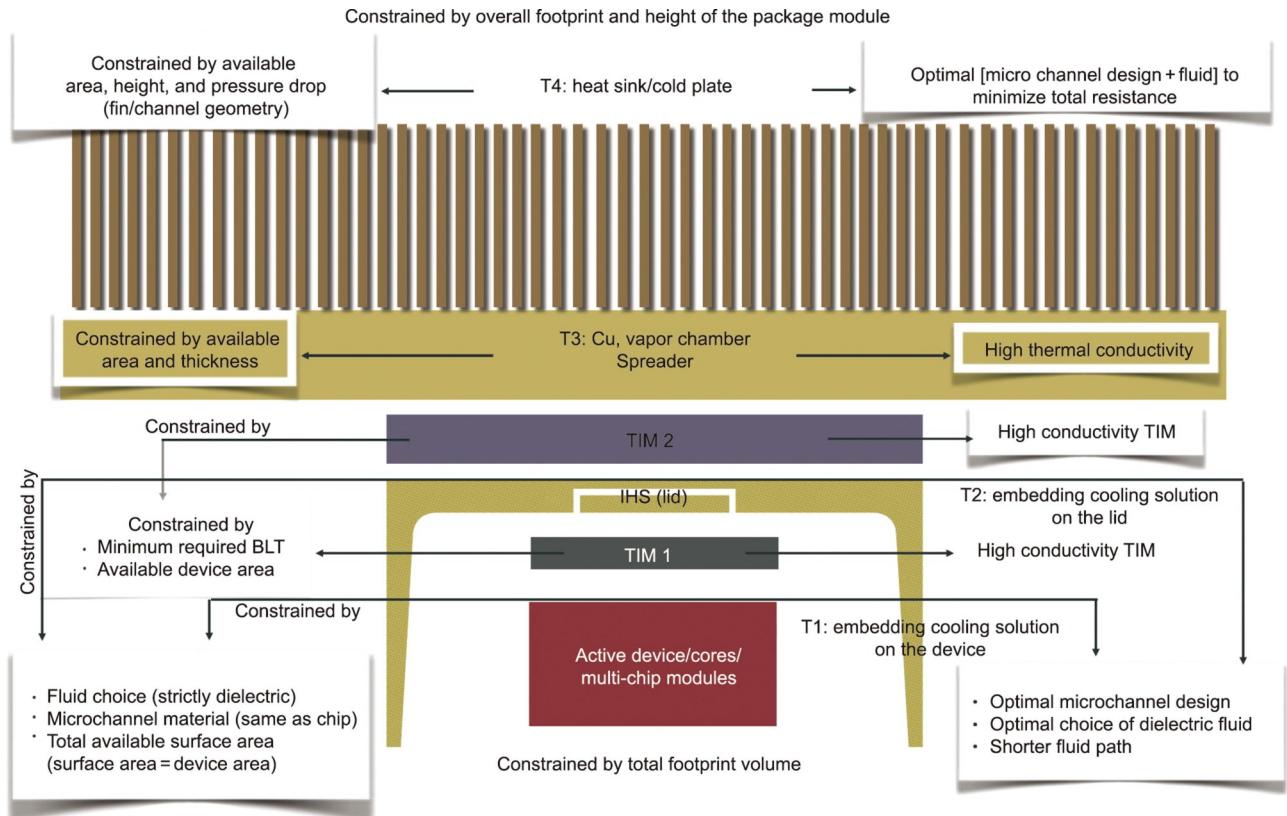


图2. 从设备上到冷板/散热片的不同级冷却技术示意图。图中还列出了每个技术级别 (T1~T4) 上的各种优化机会，目标在右侧，约束条件在左侧。TIM 1是指有源管芯与盖或集成式散热器 (IHS) 之间的TIM。TIM 2为盖与冷板散热器之间的TIM。BLT：结合线厚度；T1：技术1；T2：技术2；T3：技术3；T4：技术4。

整体电阻有显著贡献。需要先进的热管理技术 (T3)，如高导电 TIM 和蒸发腔散热器，以维持涉及可分离冷板的热溶液的使用。否则，这些技术往往会受到最大热通量的限制，特别是在不断增长的热点地区（即局部高热通量地区）。

为了增加热通量的限制，嵌入式冷却是一项很有吸引力的技术。在本文中，研究的目的是回顾和比较三种可能的嵌入式冷却技术：设备内的蚀刻微通道、设备上打印的翅片，以及通过池内沸腾的浸没冷却。图3 [5,7,17,22,30–38] 为根据最近嵌入式冷却系统相关文献建立不同芯片尺寸、微通道设计概念和冷却剂的方法图。需要注意的是，图3 [5,7,17,22,30–38] 仅适用于具有均匀热通量的芯片。未来的概念必须集中在较高热通量下的低温操作，通过明智地选择冷却剂、微通道设计和更短的流体路径，以实现较低的热阻。更短的流体路径有利于局部散热，从而消除了冷板阻力的热量阻力，正如Drummond等[38]所证明的那样。

2. 对流嵌入式冷却与非嵌入式冷却的比例限制

为了了解过渡到直接嵌入式冷却系统的挑战，必须研

究使用嵌入式冷却方案（图2中的T1和T2）或使用体积庞大的非嵌入式冷却方案（即结合散热板的散热器/盖；图2中的T3和T4）之间的权衡。整体热阻可以被分解为由散热器引起的阻力和由散热板引起的阻力。这两种阻力与面积比 (AR) —— 散热器面积与芯片面积的比值——有相互冲突的趋势。AR 被定义为 $AR = A_s/A_c$ ，其中 A_s 是散热器面积， A_c 是芯片面积/大小。

散热板的对流阻力随 AR 的增大而减小，而扩散热阻则增大。本研究检查了风冷和水冷的总热阻。随后，研究了一个较厚的高导电性电子管芯如何改善来自热点区域的散热。

采用由 Shah 和 London [39] 以及 Zhang 等[6] 提供的解析解，计算了通过平行流微通道的不定向流动至定向流动的散热板阻力，如图4所示。利用 Song 等[40] 的近似解析解，模拟了扩散热阻。

$$\begin{aligned} \text{Total resistance of heat sink} &= \text{conduction resistance} \\ &+ \text{convection resistance} \\ &+ \text{caloric resistance} \quad (1) \end{aligned}$$

$$\text{Total resistance of the spreader} = \text{direct one-dimensional conduction resistance} + \text{spreading resistance}$$

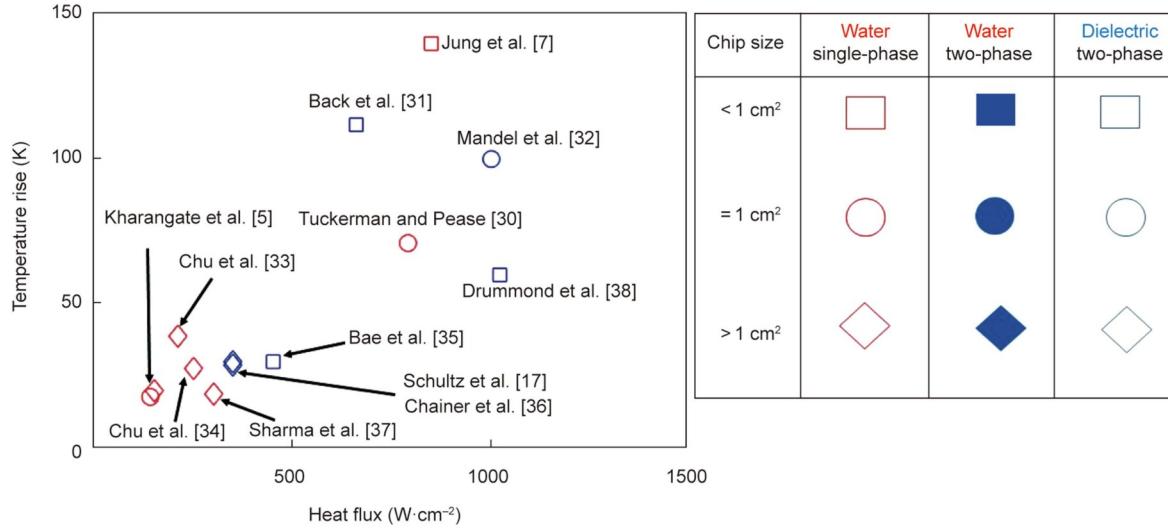


图3. 嵌入式冷却趋势的最新进展状态图[22]。此图不包括被动态冷系统和3D打印翅片；后者将在后面的4.2节和4.3节中讨论。

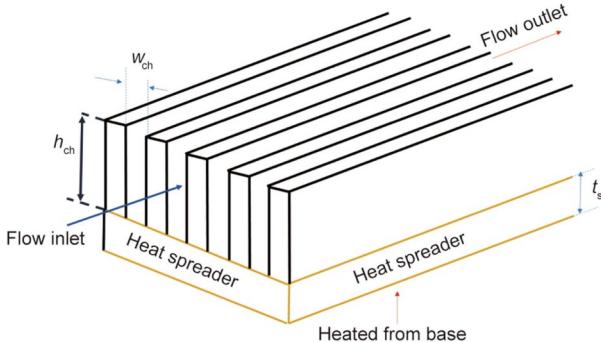


图4. 用于计算风冷和液冷热阻的各种分量的散热板和流量配置。所有的顶部和侧壁都是绝热的。AR = 1为均匀加热；AR > 1为局部加热（位于底座中心）。 w_{ch} : 通道宽度； h_{ch} : 通道高度。 t_s : 散热器厚度。

在接下来的讨论中，扩散热阻仅指总扩散热阻的扩散分量，而不包括直接的一维（1D）导热热阻。

计算风冷热阻的不同分量的参数值为： $A_c = 1 \text{ cm}^2$ ，空气速度 (V_{air}) = $10 \text{ m} \cdot \text{s}^{-1}$ ，通道宽度 (w_{ch}) = 1 mm，翅片/通道高度 (h_{ch}) = 25 mm，散热器厚度 (t_s) = 10 mm，散热器电导率 = $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 。

计算液体冷却阻力的不同分量的参数值为： $A_c = 1 \text{ cm}^2$ ，体积流量 (Q) = $0.5 \text{ L} \cdot \text{m}^{-1}$ ， w_{ch} = 0.05 mm， h_{ch} = 0.3 mm， t_s = 10 mm，散热器电导率 = $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 。

由图5[22]可以看出，在所讨论的阻力分解框架内，面积的增强降低了对流阻力，同时增加了扩散热阻。在图5[22]中，AR = 1适合嵌入式冷却的情况，因为冷却面积与可用的芯片面积相同。当AR增加到大于1时，该情况对应于非嵌入式冷却，因为芯片面积不等于冷却表面。在这种情况下，扩散热阻增加了。降低扩散热阻的一种常用方法是采用热管和蒸发腔。一般的蒸发腔热阻范围在图中显示为灰色阴影区域[12]。另一个因素是，当使用

非嵌入式冷却 ($AR > 1$) 时，就会增加来自TIM 1的额外导热热阻（有源区与盖子之间的TIM），但这并没有被包含在这些值中。对于 $AR > 1$ ，结点温度由散热板热阻、散热器热阻和TIM 1热阻之和决定。对于 $AR > 30$ ，有源区面积为 1 cm^2 ，一个设计适当的风冷散热器的热阻可低至 $0.25 \text{ K} \cdot \text{W}^{-1}$ ，不包括扩散热阻和TIM热阻。总的外部热阻包括散热板热阻和扩散热阻，估计为 $0.5 \text{ K} \cdot \text{W}^{-1}$ 。通过使用蒸发腔散热器，可以进一步最小化总的外部热阻。然而，采用 $AR = 1$ 的直接风冷散热器的热阻大于 $2.5 \text{ K} \cdot \text{W}^{-1}$ ，表明直接风冷不是一个可行的解决方案，即使是在适度的热负荷下。

液体冷板的热阻与面积增强比如图6[22]所示。液冷冷板利用了微通道中的高传热系数。因此，在AR约为

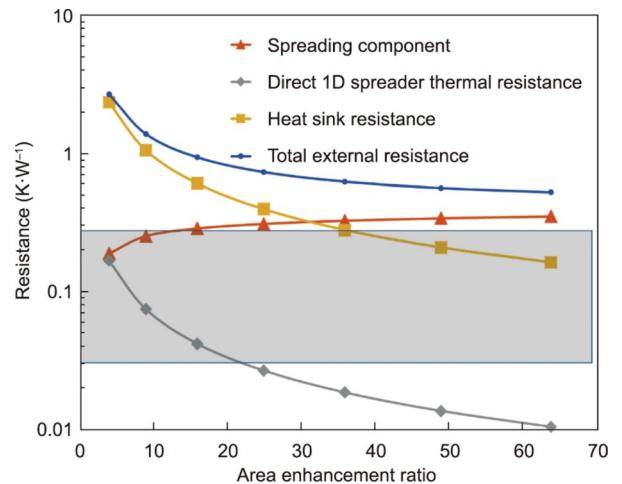


图5. 风冷散热板的热阻分量的变化（具有面积增强比）。模型参数的细节为： $A_c = 1 \text{ cm}^2$ ；散热板和散热器热导率为 $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ ； $t_s = 10 \text{ mm}$ ； $w_{ch} = 1 \text{ mm}$ ； $h_{ch} = 25 \text{ mm}$ ； $V_{air} = 10 \text{ m} \cdot \text{s}^{-1}$ [22]。该图不包括TIM热阻。灰色区域表示蒸发腔散热器的热阻[12]。

4时，提高面积会获得边际性能效益。因此，具有强制液体冷却的冷却方案（图6 [22]中的 $AR = 1$ ）是有益的，并且可与附加大体积可分离冷板的方案（ $AR > 1$ ）相媲美。没有区域增强的液冷冷板（嵌入式冷却， $AR = 1$ ）的热阻为 $0.095 \text{ K}\cdot\text{W}^{-1}$ ，总热阻只是散热板热阻，而没有扩散热阻。仅绘制 $AR > 1$ 时的总的外部热阻。对于 $AR = 1$ ，总外部热阻与图中所示的散热板热阻相同。

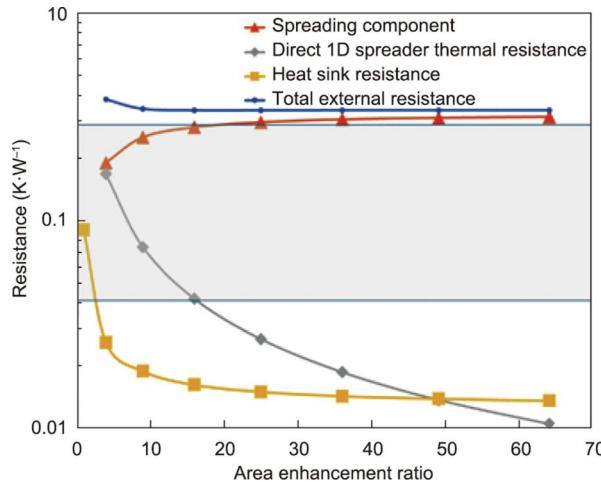


图6. 液冷散热板热阻分量的变化（具有面积增强比）。模型参数的细节为： $A_c = 1 \text{ cm}^2$ ；散热板和散热器热导率为 $150 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ； $t_s = 10 \text{ mm}$ ； $w_{ch} = 0.05 \text{ mm}$ ； $h_{ch} = 0.3 \text{ mm}$ ； $Q = 0.5 \text{ L}\cdot\text{min}^{-1}$ [22]。该图不包括TIM热阻。灰色区域表示蒸发腔散热器的热阻[12]。

相比之下， AR 为4的非直接液体冷却（非嵌入式冷却）的散热板热阻较低，为 $0.025 \text{ K}\cdot\text{W}^{-1}$ ，但总外部热阻由散热器热阻（ $0.35 \text{ K}\cdot\text{W}^{-1}$ ）和TIM之和决定。重要的是，与常规散热的嵌入式冷却系统相比，这表明了没有任何散热的液体冷却的嵌入式冷却的优势，常规散热冷却具有更高的整体热阻。将散热板直接打印到硅上是一项特别吸引人的技术，因为该技术允许增加具有最小界面热阻的对流表面积[25–26]。如果使用非常规散热器或利用相变的散热器，如蒸发腔，计算结果将显示整体热阻低于导热散热器的热阻，因为有效热导率会更大。蒸发腔的热阻范围在 $0.03\text{--}0.35 \text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$ [12]。诸如直接打印之类的技术可以实现在不使用TIM的情况下将蒸发腔连接到芯片上。

此外，嵌入式冷却系统有几个关键优点：

(1) 使热管理成为芯片设计和电力输送的重要组成

部分；

- (2) 随着热设计成为芯片设计的一部分，实现了协同设计；
- (3) 改善了设备的功能，特别是考虑人们对HI的兴趣日益增长。

如在前面的讨论中所提到的，当使用液体冷却时，嵌入式冷却的优点被最大化。虽然从热传递的角度来看，嵌入式液体冷却很有吸引力，但该技术也在以下方面引入了一些关键的挑战：

- 材料兼容性；
- 防泄漏密封和水流路径；
- 需要尽量减少对电气功能的干扰；
- 多芯片模块的可配置性；
- 可替换性。

3. 比较嵌入式冷却液

对于用冷板进行间接冷却，液体和电子元件之间的化学和电气相容性不是问题，可以使用水——一种具有优异传热性能的液体。在间接冷却的情况下，如果流体不直接接触有源器件，则不需要对流体的电学性能进行严格的限制（非主动接触类）。然而，对于流体与动力有源器件接触的嵌入式冷却，如图7所示，对液体施加了严格的化学和电气性能要求（主动接触）。在不同类型的嵌入式冷却中最大化热传递的机会如图7所示。最佳流体选择的约束条件取决于嵌入式冷却的类别和液体的化学和电学性能，如表1所示。为了与芯片基板和印刷电路板材料（如印刷线路板、硅胶和塑料材料）兼容，液体必须是化学惰性的，并且不能被这些材料吸收。此外，必须在紧密间隔的导体之间提供电气隔离。用于嵌入式冷却的流体的理想特性包括稳定性、无毒性、不可燃性、惰性、高介电强度和低环境影响[即非臭氧消耗、低全球变暖潜力（GWP），并在意外释放后最终可分解]。

嵌入式冷却的流体选择可以作为一个优化问题，目标是在最大可靠性和良好材料兼容性的前提下，以最小的结点温升最大化热传递。在实际应用中实现嵌入式技术的约束条件如图8 [22]所示

表1 不同类型的嵌入式冷却系统和相关描述

Parameter	Class active contacting (T1 in Fig. 2)	Class non-active contacting (T2 in Fig. 2)
Choice of coolant	Dielectric	Non-dielectric is possible
Thermal resistance	Extended surface resistance (sum of conduction, convection, and caloric)	Sum of resistances of TIM, spreader, and extended surface (sum of conduction, convection, and caloric)

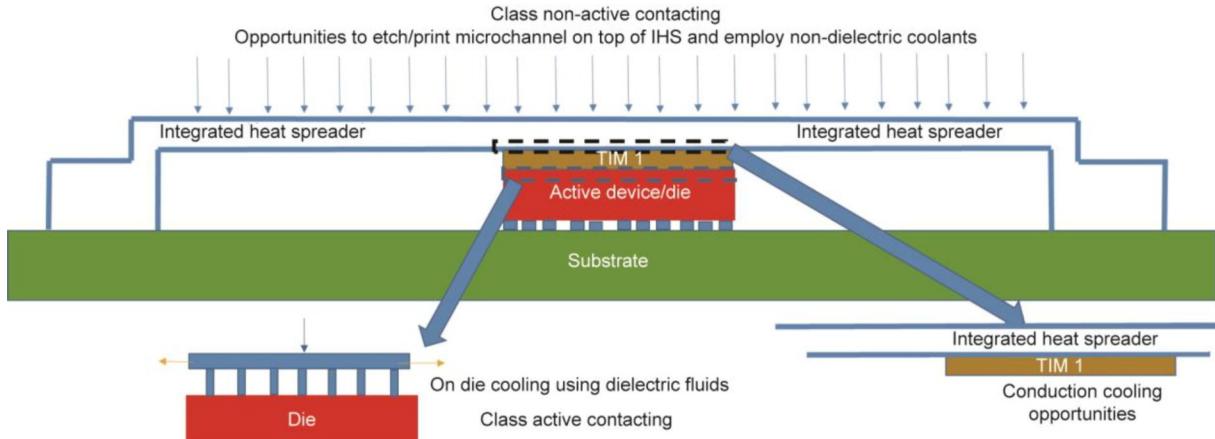


图7. 在管芯/芯片模块进行嵌入式冷却的机会。

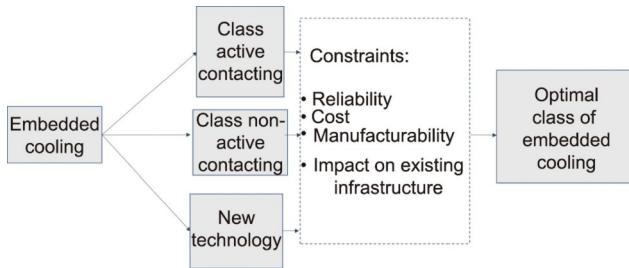


图8. 对嵌入式冷却技术的约束条件[22]。

各种冷却剂具有优越的热性能，从传热的角度来看可能具有很大的吸引力。然而，它们的介电特性限制了这些冷却剂在靠近发热装置的地方的实施。例如，水具有优异的热物理性质，但在实施嵌入式冷却或浸没式冷却时，水往往受到其介电特性的抑制。碳氟化合物（FC）如FC-72、FC-86和FC-77，通常用于片上冷却。尽管FC，如氟利昂族存在严重的环境问题（其高GWP和臭氧消耗能力，使其不适合用作冷却剂），但是本文将其纳入讨论范围，与更环保的冷却剂如氢氟醚（HFE）进行比较。表2提供了嵌入式冷却中常用冷却剂的热性能的比较。

图9 [22]建立了嵌入式冷却中使用的三种主要冷却剂的热和电学性能的权衡。液态水的热传递特性使其成为非常理想的冷却剂，但与电路接触的相关风险使该冷却剂不适合主动接触嵌入式冷却系统。Birbarah等[9]最近的一项

研究证明，通过使用C型聚对二甲苯保形涂层（约1 μm厚）有效隔离电路，使用液态水可直接进行芯片冷却。由于材料可计算性等挑战，这种方法一旦经大规模部署，可能会遭遇严重的实际困难，如第2节所述的短路。

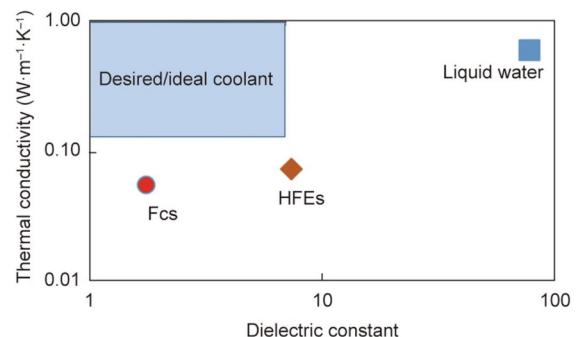


图9. 电子器件嵌入式冷却首选的三类冷却剂在热传递和电气性能方面的权衡[22]。

Saylor等[41]开发了优点指标（FOM），用于比较不同流体在不同冷却模式下的有效性。所讨论的FOM适合于在290~370 K温度范围内的流体。流体的平均性能用于流体的计算。对于沸腾，FOM适合于压力为1 atm（1 atm = 101 325 Pa）的情况。较高的FOM值可转化为更好的热传递性能。下面，根据FOM来分析冷却剂[等式(2)~(5)]。

表2 三种最常用的嵌入式冷却冷却剂的热物理性能比较

Property	Boiling point @ 1 atm (°C)	Density, ρ ($\times 10^{-3}$ kg·m $^{-3}$)	Specific heat, C_p ($\times 10^{-3}$ J·kg $^{-1}$ ·K)	Thermal conductivity, k (W·m $^{-1}$ ·K $^{-1}$)	Kinematic viscosity (cSt)	Heat of vaporization, h_{fg} (kJ·kg $^{-1}$)	Surface tension, σ ($\times 10^3$ N·m $^{-1}$)	Thermal coefficient of expansion, β (K $^{-1}$)	Dielectric constant
FC-72	56	1.680	1.088	0.057	0.38	88.0	10.0	0.0016	1.72
HFE-7100	61	1.510	1.183	0.069	0.38	112.0	13.6	0.0018	7.40
Water	100	0.997	4.179	0.613	8.55	243.8	72.0	0.0030	78.00

cSt: centistokes. 1 atm = 101 325 Pa.

3.1. 自然对流

等式(2)用于计算自然对流的FOM:

$$FOM = \left(\frac{\beta \rho^2 C_p k^3}{\mu} \right)^{0.25} \quad (2)$$

式中, β 为热膨胀系数; ρ 为密度; C_p 是比热; μ 为动态黏度; k 为导热系数。

就自然对流而言, 图9[22]清楚地显示水是最好的冷却剂, 而HFE和FC的选择明显较差。

3.2. 强制对流

等式(3)用于计算强制对流的FOM:

$$FOM = \left(\frac{\rho^m C_p^n k^{1-n}}{\mu^{m-n}} \right)^{1} \quad (3)$$

式中, n 和 m 是指数。

3.3. 池内沸腾

等式(4)用于计算池内沸腾的FOM:

$$FOM = \sqrt{\rho_g} h_{fg} [\sigma g (\rho_f - \rho_g)]^{0.25} \quad (4)$$

式中, h_{fg} 是蒸发热; σ 是表面张力; g 是由重力引起的加速度; ρ_g 是气体密度; ρ_f 是流体密度。

3.4. 流动沸腾

等式(5)用于计算流动沸腾的FOM:

$$FOM = \rho_g^{0.239} \times \rho_f^{0.396} \times \sigma^{0.365} \times h_{fg} \quad (5)$$

图10至图13[22]中的FOM由等式(2)~(5)计算得出, 表明水在优越的热传递能力方面优于其他冷却剂。R-113在介电流体中具有较高的FOM。尽管FC和HFE冷却剂具有诱人的介电性能, 但其固有的热性能较差, 这对参与开发此类流体的化学工程师提出了重大挑战。即使(去离子化)水具有最好的热性能, 但它不能在接近有源器件附近使用。在最近发表的参考文献[42]中, R134a和R245fa已被证明在电介质冷却剂中表现出最佳的热传递性能。

液态金属[43]正在成为用于冷却高功率耗散电子器件

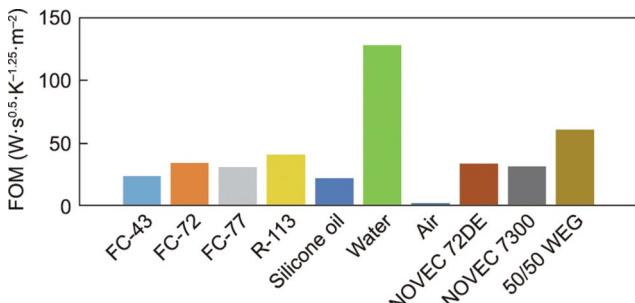


图10. 用于自然对流的冷却剂的FOM [22]。WEG: 水乙二醇。

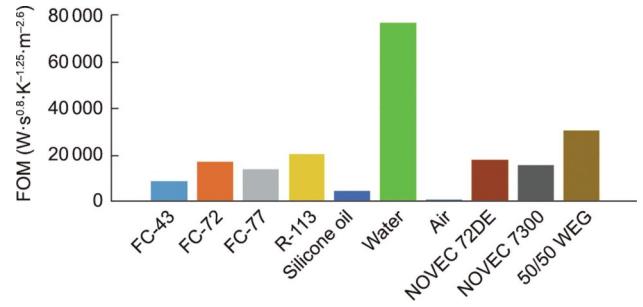


图11. 用于强制对流的冷却剂的FOM [22]。

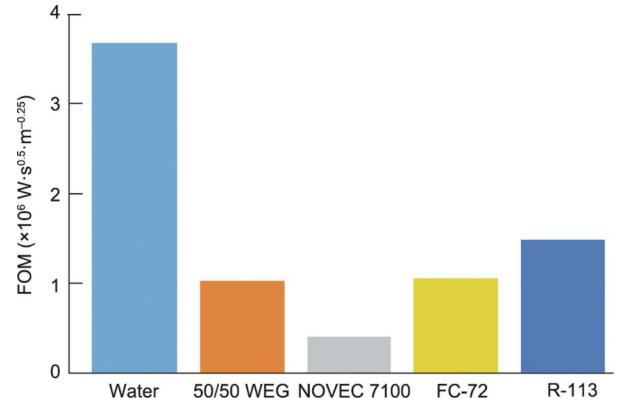


图12. 用于嵌入式池内沸腾的冷却剂的FOM [22]。

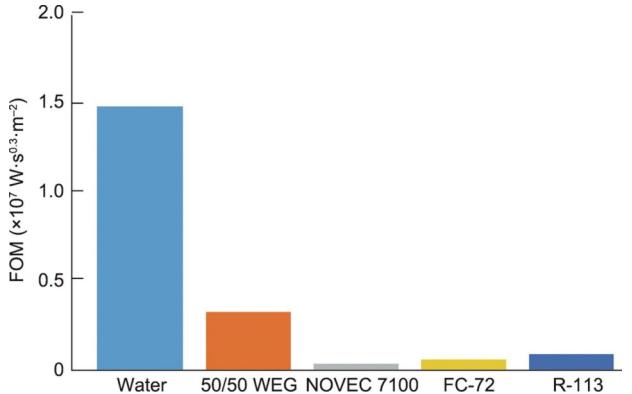


图13. 用于嵌入式流动沸腾的冷却剂的FOM [22]。

的一个有吸引力的选择。Xiang等[43]的一项令人兴奋的研究证明了与液态水相比, 使用液态金属进行高功率电子器件的射流冲击冷却的效率。研究人员利用液态镓获得了非常低的热阻, 为0.033 K·W⁻¹。然而, 使用液态金属作为片上嵌入式冷却的一种选择, 需要对其材料兼容性进行进一步研究。

4. 嵌入式冷却解决方案

4.1. 蚀刻电子基底嵌入式冷却解决方案

蚀刻电子技术可以利用单相系统或两相系统。各种几

何形状已经被探索，包括平行的微通道[44]、带有翅片的径向通道[17,29]、冲击射流[45]和纳米膜蒸发[8]。首次报道的关于蚀刻硅微通道的讨论发生在20世纪70年代末和80年代初[30,46]。

Tuckerman 和 Pease [30] 的开创性工作显示，当以水作为工作流体（最大压降为 31 psi 或 213 kPa），在高达 $790 \text{ W} \cdot \text{cm}^{-2}$ 的均匀热通量下工作时，对于间距和宽度为 $50 \mu\text{m}$ 、高度为 $300 \mu\text{m}$ 的翅片，在超过 1 cm^2 的表面积上的热阻为 $0.09 \text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 。流体通过玻璃盖上的孔进出蚀刻硅翅片阵列中的歧管。Saylor 等[41]利用数值证明，通过使冷却剂更接近半导体管芯，可以对 $1 \text{ kW} \cdot \text{cm}^{-2}$ 的热点热通量进行热管理。Saylor 等[41]还讨论了不同冷却技术的可行性，如射流冲击冷却和喷雾冷却，及其相关的热极限。对各种冷却技术的热极限感兴趣的读者，请参考参考文献[47]中的 HI 路线图章节，即单芯片和多芯片模块。此外，May 等[48]还证明了通过射流直接撞击多芯片模块表面进行模块化微对流冷却。

研究人员演示了直接对管芯或直接对封装技术中的 TIM 进行热点目标射流冲击，结点 - 流体热阻为 $0.15 \text{ K} \cdot \text{W}^{-1}$ 。

自从 Tuckerman 和 Pease [30] 的 IBM 研究证明了使用制冷剂 R1234ze [29] 的两相径向微通道解决方案以来，已经对替代流体和设计进行了研究。该系统的临界热通量为 $340 \text{ W}\cdot\text{cm}^{-2}$ ，测量的片上温度值之间的标准差较低 (4.5°C)。在 120 kPa 时，低于这个临界热通量的热阻为 $0.09 \text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$ [17]。值得注意的是，该两相器件的临界热通量小于 Tuckerman 和 Pease [30] 所证明的单相水的热通量，而热阻近似相同。与水相比，许多低温制冷剂由于较低的蒸发热和较弱的表面张力，它们的临界热通量相对较低。通过增加制冷剂的流量，可以增加流动沸腾的临界热通量。

两相射流冲击冷却将细小的流体雾喷射至热表面，形成薄薄的流体膜，通过在低过热状态下的对流和蒸发($T_w - T_{sat} < 15^{\circ}\text{C}$ ，其中 T_w 是壁温度， T_{sat} 是饱和温度)以及在高过热状态下的沸腾进行冷却[45]。喷雾冷却的优点包括低过热和在超过临界热通量之前携带高热通量的能力，以及能够在一个表面上多路传输多个喷雾喷嘴的能力。喷雾冷却的缺点包括喷嘴间的压力下降相对较高(通常为70~300 kPa)，小喷嘴口易受污染，以及当不可冷凝气体进入系统时性能下降。水的热阻值和临界热通量为0.10~0.12 $\text{cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 525~945 $\text{W} \cdot \text{cm}^{-2}$ [49]，甲醇的为0.16~0.21 $\text{cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 357~490 $\text{W} \cdot \text{cm}^{-2}$ ，FC-72 的为0.45~0.60 $\text{cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 65~83 $\text{W} \cdot \text{cm}^{-2}$ ，FC-87 的为 0.49~

$0.63 \text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 $79\sim90 \text{ W} \cdot \text{cm}^{-2}$ ，该范围表示由于操作压力差和其他条件（即喷嘴与表面的分离、流量、喷嘴设计和平均喷淋直径）[45]而引起的变化。

最近证明，利用纳米多孔膜（ 600 nm 厚，孔径 $\phi < 140\text{ nm}$ ）可以进行蒸发冷却，水的热阻和临界热通量为 $0.15\text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 $144\text{ W} \cdot \text{cm}^{-2}$ ，戊烷的为 $0.055\text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 和 $550\text{ W} \cdot \text{cm}^{-2}$ [8,50]。本文创建了一个通道网络来支持流体补充到纳米孔，通过该孔进行蒸发冷却。本文还证明了通过单个孔隙的超高热通量（高达 $2.7\text{ kW} \cdot \text{cm}^{-2}$ ），并确认了一项针对单个纳米孔研究的结果[51]。需要对这种新型装置的可靠性进行进一步研究，因为非挥发性污染物会在孔隙中积累，在短期内会降低装置的冷却性能[50]。

具有高 AR 的硅微通道可以通过几种方式来实现：关于详细的制造讨论，感兴趣的读者可以参考 Kandlikar 等 [52] 的研究。Tuckerman 和 Pease [30] 使用了各向异性的湿法化学蚀刻法（氢氧化钾）。这个过程中蚀刻速率为大约每分钟一微米，因此散热装置所需的蚀刻时间在几小时左右。此外，各向异性蚀刻剂需要考虑基板晶体的取向，因为这些晶体起到了蚀刻中止的作用。各向异性蚀刻也可以通过深反应离子蚀刻（DRIE）来完成，该技术使用蚀刻和聚合物钝化的交替循环。使用专门的工具可以实现高达 $40 \mu\text{m} \cdot \text{min}^{-1}$ 的典型的 DRIE 速率，尽管 $2\sim8 \mu\text{m} \cdot \text{min}^{-1}$ 的蚀刻速率更典型。然而，由于担心会降低设备产量，工业制造商不愿蚀刻到有源设备上，因此有源设备上的额外粘接步骤被认为是使用过程中的必要条件 [29]。

嵌入式片上冷却的发展趋势有较高的热通量目标。最近, Rajan等[53]演示了一种嵌入式冷却解决方案,包括将硅蚀刻作为高功率电子产品热管理的一部分。他们的研究表明,在蚀刻钉状翅片上的微流控冷却可以在 1.5 cm^2 的芯片区域内产生 $0.197 \text{ }^\circ\text{C}\cdot\text{W}^{-1}$ 的低热阻。研究人员证明,嵌入式冷却技术可以耗散高达 $200 \text{ W}\cdot\text{cm}^{-2}$ 的局部热通量。

在 2012—2015 年, Bar-Cohen 等[54]通过将冷却方案运用在芯片上(芯片内冷却),努力开发增强型冷却方案。该工作的目标是发展嵌入式冷却技术,以实现 $5 \text{ kW} \cdot \text{cm}^{-2}$ 的热点热通量。他们还总结了为实现特定目标所做的 5 项关键的学术工作。Woodcock 等[55]证明,通过使用嵌入在设备上的 Gen 3 Piranha Pin Fins (PPF) 的 HFE-7000 的流动沸腾,可去除 $1 \text{ kW} \cdot \text{cm}^{-2}$ 的超高热通量(芯片尺寸为 3.95 mm^2)。Nasr 等[56]证明,通过超小型微间隙中 R134a 的流动沸腾,在 $4.7 \text{ kW} \cdot \text{cm}^{-2}$ 范围内可去除非常高的热通量。实现的值接近该项目 $5 \text{ kW} \cdot \text{cm}^{-2}$ 的目标。研究人员报

道，出口的蒸汽质量正在趋于一致。Mandel等[32]通过采用一种压装在硅上的基于歧管微通道流体的输送系统，演示了超过 $1 \text{ kW} \cdot \text{cm}^{-2}$ 的高热通量电子器件的嵌入式两相冷却过程。Back等[31]演示了一种蚀刻在硅上的歧管微通道能够通过通道实现流动沸腾，且热流为 $660 \text{ W} \cdot \text{cm}^{-2}$ 。研究人员使用 HFE-7100 作为流体，并得出结论，即大部分压降发生在歧管而不是在微通道。

4.2. 基于增材制造的嵌入式冷却方案

虽然通过硅蚀刻的嵌入式冷却已经显示出显著的冷却能力[17,29]，但非传统的3D打印嵌入式冷却策略也开始被探索。迄今为止，在电子基板上打印以构建冷却装置的技术架构有如下几种：使用层间合金进行选择性激光熔化[23–26]，将金属熔化到物理蒸汽沉积的薄膜上[57–61]，以及将热电冷却装置打印到热点上[14–15]。

硅作为一种散热器材料具有许多优点，通过加工可以具备精细的特性，并且可以利用硅-硅的直接结合。然而，硅的使用也带来了挑战：硅的产量非常低，不可能对实际的硅器件背面进行微加工，而其他材料比硅具有更高的导热性，利用硅精密加工技术构建高AR特性是具有挑战性和耗时的。这就是为什么原型微通道冷却装置被制造在一个单独的芯片上，然后焊接到装置上[51]。这些挑战激发了人们最近对印刷嵌入式冷却特性（如翅片、通道和热电材料）的兴趣。

由于制造过程的自由特性，通过金属印刷法直接制造冷却特性是很吸引人的。正如在最近关于增材制造的散热板的文献中所看到的，相对不受约束的打印工艺可以提供性能优势，优化热点的冷却。在电子器件冷却方面，去除冷却界面可以降低典型TIM之间显著的温度下降。即使是相对高性能的固体金属TIM也可以有大约 $0.2 \text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ 的热阻。当将固体金属TIM直接安装在下一代微处理器的热点（约为 $1000 \text{ W} \cdot \text{cm}^{-2}$ ）上，仅在第一个芯片盖TIM（TIM 1）中超过热预算。考虑在无冷却液或两相冷却的情况下，典型的总体热预算为 $40\sim60^\circ\text{C}$ ，即使是性能最高的液态金属TIM（数据表显示零热阻为 $0.025 \text{ cm}^2 \cdot \text{K} \cdot \text{W}^{-1}$ ），对于密集热点，将仅在芯片到盖子的TIM中消耗 25°C 的热预算而没有热扩散，使得从盖子到液体冷却剂的热预算很少。

一项研究表明，微翅片可以被激光打印到硅器件上。制造过程包括打印一种低熔点钎焊合金，该合金与硅快速形成硅化物键，然后在顶部打印一种高导热性金属[62]。虽然钎焊黏合层具有与焊料相当的导热系数，尽管可能更薄，但后续黏合层可以由高导热系数金属如Cu、Ag或Al

制成。由于快速激光处理条件（限制扩散时间），直接金属印刷的制造技术有制造非常薄的金属间黏合层（如厚度低于 100 nm 的硅化钛层）的潜力。硅和石墨上的打印技术已经得到验证[23–24]。另一种方法是使用通过物理蒸汽沉积的厚金属化夹层[57–59]。

图14显示了最近的研究工作，关于在硅上直接打印微型钉状翅片。由于激光尺寸和金属粉末尺寸的限制，传统金属激光打印机的分辨率被限制在 $100 \mu\text{m}$ 。然而，研究表明，金属可以通过选择性激光烧结在分辨率为 $1\sim5 \mu\text{m}$ 的情况下被打印[63–64]。这些研究表明，为在硅上进行宏观打印所研发的材料可以用于高分辨率的打印机，这些打印机可以沉积纳米颗粒油墨薄层（ $1.5 \mu\text{m}$ 湿膜）、擦干墨水（ 500 纳米干膜 ），然后激光暴露所需的模式（其中纳米颗粒油墨由合适的合金组成）。用激光扩束器激光烧结薄膜，该激光扩束器通过数字微镜阵列选择性地加热表面。也可以使用连续波或纳秒激光器。在这些实验中使用的基板是铝和玻璃，并证明了建造高达 $7 \mu\text{m}$ 、厚度为 $50 \mu\text{m}$ 结构的能力。

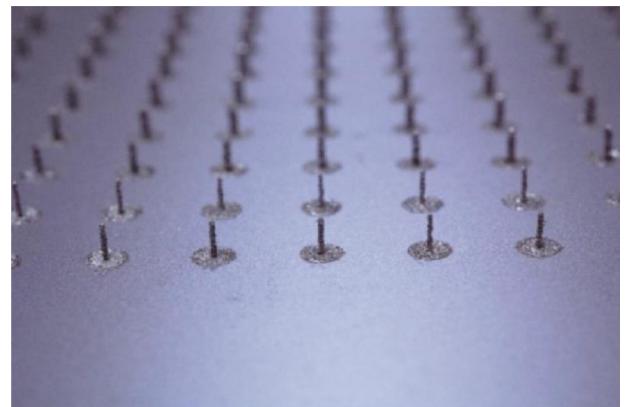


图14. 将高纵横比钉状翅片打印在硅上（直径 $200 \mu\text{m}$ ）。

虽然传统的金属微通道设计可以通过增材制造来实现[65]，但这种设计捕捉不到增材制造所特有的自由形式的特征。通过直接金属印刷进行的潜在设计模拟表明，用于含水单相中的针状翅片型结构的热阻小于 $0.03 \text{ K} \cdot \text{W}^{-1}$ （根据最高管芯温度和 4 cm^2 管芯尺寸计算）[26]。这种设计还没有得到完全优化，预计在未来的设计迭代中会显著降低热阻。增材制造的另一个应用在于制造冷板歧管的能力[66]。

尽管与硅蚀刻翅片相比，这些技术因其更高的性能、更好的定制性和更高的导热系数而吸引人，但还需要更多的研究来证明这些技术，确定可扩展的制造策略，并证明其寿命的可靠性。

电子器件中常用材料的导热系数按4个数量级变化，从一个相对较低的导热系数（约为 $0.1 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ，对于许多聚合物和玻璃）至 $400 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ （银，Ag）。特殊的导热体，如天然金刚石和热解石墨（平面内导热系数为 $2200 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ [67]和 $1700 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ）引起研究人员极大的兴趣。使用具有高导热系数的材料，通过横向扩散增加对流的表面积，并降低半导体元件内部的导热热阻。用于内部特性的材料，如基板、介电膜、散热通道和连接器，通常主要考虑其电气性能，热性能是次要考虑因素。电子基板的导热系数变化很大。硅具有类似于铝的导热系数，未掺杂硅的导热系数为 $140 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ 。硅和其他半导体的导热系数随着掺杂处理而降低[68]。砷化镓、InP、氮化镓、Si 和 碳化硅的导热系数分别为 $50 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ 、 $68 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ 、 $140 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ 和 $450 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ [21]。尽管材料的整体性能可能是众所周知的，但由于缺陷、裂纹、位错和其他微观结构变化引起的尺寸效应和加工条件，这些材料的原位性能可能会大大降低。例如，金刚石薄膜的导热系数低于天然大块金刚石（ $30\sim600 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ）。金刚石颗粒之间的界面增加了 $0.0001\sim0.1000 \text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$ 的界面热阻[69–72]，这有助于降低导热系数。不同电子封装材料的导热系数如图14所示。

一个应用实例可以是一个具有多个热点的芯片，每个热点消散不同形式的热量。因此，功耗和温度的时空不均匀性是非常显著的。先进的片上冷却技术，如基于微通道的散热片、微型热管、冲击射流和基于磁流体动力学的冷却，仍然不能完全进入芯片内部的热区域，因为它们受到热扩散不足的限制。在这种情况下，重要的是使热量远离热点，以便以后对流消除热量。本文使用高导热材料有助于传导传热和扩散传热，使对流冷却溶液获得高温。考虑对HI芯片和多芯片模块的需求日益增长，这些方法是相关的。因此，材料的选择对于嵌入式冷却非常重要，以确保材料符合热机械要求。常用金属的导热系数如图15所示。

虽然这是一个极端的例子，但薄膜热性能的降低需要通过实验测量材料的性能，以实现嵌入式冷却系统的精确热建模。界面热阻在材料之间的界面上也起着重要的作用

，特别是在热点区域出现的高热通量。由于热载体在两种材料之间的界面上的散射，即使在没有界面粗糙度的完美接触表面上，也存在界面阻力。关于一般的热界面阻力和各种系统的详细讨论，感兴趣的读者请参见参考文献[69–74]。

增强横向扩散的技术可以包括在高导热性的基板上生长低导热系数的电子基板，以及在电子基板中引入较高热导系数的材料，如铜散热通道和热连接器[4,19]。最近，金刚石散热通道和金刚石上的氮化镓得到了证实[2,27,75–80]。对于这些技术的详细总结，感兴趣的读者可以查看参考文献[21]。

随着芯片级和模块级HI的出现，人们对有效冷却局部热点的需求越来越大。直接通过3D打印将翅片结构打印到盖子或芯片上（T2/T1）是一种潜在的解决方案，以消除局部的高热通量。Radmand等[81]采用数值方法演示了单相液态水在随3D打印的翅片的空间轮廓变化的局部喷射冲击。采用纯银作为翅片材料。他们的工作表明，在合理的压降下，一个完善的人工智能（AI）驱动的多目标优化方案可以显著降低热阻。研究人员在受约束的压降下为一个 4 cm^2 的均匀加热芯片获得了 $0.26 \text{ }^\circ\text{C}\cdot\text{cm}^2\cdot\text{W}^{-1}$ 的管芯-冷却剂热阻[与基于T4的液体散热板阻力（为 $0.58 \text{ }^\circ\text{C}\cdot\text{cm}^2\cdot\text{W}^{-1}$ ）相比]。同一研究小组[82]在一个同时具有热点和背景加热条件的芯片上演示了类似的技术。他们在类似的流动条件下为4个 4 cm^2 芯片获得了最小的总外壳-液体热阻（为 $0.21 \text{ }^\circ\text{C}\cdot\text{cm}^2\cdot\text{W}^{-1}$ ）。Fallahatfi等[83]在相同的热通量边界条件下对翅片轮廓进行了详细的人工智能驱动优化，获得了 $0.2 \text{ }^\circ\text{C}\cdot\text{cm}^2\cdot\text{W}^{-1}$ 的热阻。整体阻力较低的原因在于流体输送歧管的设计方式，即每个核心/热点的顶部都有一个局部入口，这最小化了总阻力中的热阻分量。热阻的降低归因于特定情况（即流体路径不在芯片的整个路径中），当流体通过每个热点和背景冷却区域时，导致出口冷却剂温度增加。相反，出口冷却液温度的升高是局部的，这使流体在局部携带的感热最小化。在这些情况下，热点与背景热通量的比值很高，因此，尽管对热点有直接的局部冲击，但芯片中的最高温度出现在芯片中最热的块上。Manaserh等[84]在有热点和背景的芯片上

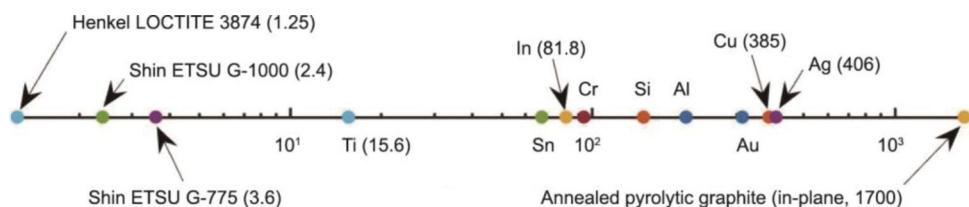


图15. 不同电子封装材料的导热系数图（单位： $\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ）。

对3D打印导流叶片进行了详细的人工驱动多目标优化。研究人员证明了芯片到冷却剂的热阻为 $0.23\text{ }^{\circ}\text{C}\cdot\text{cm}^2\cdot\text{W}^{-1}$ 。

表3 [37,82–84]比较了最近通过“片上”嵌入式冷却技术缓解热点的研究工作。

表3 对同时存在热点和背景的芯片的不同嵌入式冷却技术的热性能和水力性能比较

Reference	q_{HS} ($\text{W}\cdot\text{cm}^{-2}$)	q_{BG} ($\text{W}\cdot\text{cm}^{-2}$)	Δp (kPa)	R_{th} ($\text{cm}^2\cdot\text{K}\cdot\text{W}^{-1}$)
[37]	300	20	30	0.25
[82]	800	150	10	0.21
[83]	800	150	10	0.20
[84]	150	20	2.1	0.23

q_{HS} : hotspot heat flux; q_{BG} : background heat flux; R_{th} : thermal resistance; Δp : pressure drop.

4.3. 浸入式冷却(池内沸腾)

由于相关的节能性和延长的传热限制，浸入式冷却(通过池内沸腾)最近受到了关注。通过在加热表面上实施沸腾增强涂层(BEC)，可以显著提高池内沸腾的热传递极限(包括临界热通量和沸腾传热系数)。从第4节关于流体选择中可以明显看出，水在热性能(FOM)方面的优势。

近年来对池内沸腾浸入式冷却的研究旨在同时最大程度地提高沸腾传热系数(h_b)和临界热通量(CHF)。Patil和Kandlikar [85]通过在微孔通道的翅片顶部选择性沉积微孔涂层，利用液态水增强池内沸腾，从而实现混合增强。

由于液态水不能直接接触有源器件，Birbarah等[9]在有源器件上使用了绝缘介电层，并使用水作为冷却剂。他们报道了增加的CHF具有中等的 h_b 。

Xu和Zhao [86]通过使用介电PF-5060，引用梯度金属泡沫，增强了沸腾。在宏观、微尺度和纳米尺度上使用BEC的池内沸腾极限的相关信息见参考文献[87]。另外，制造的BEC由于其接触电阻的降低而引起了人们的兴趣，降低的接触电阻会带来更高的传热极限(CHF和 h_b)。许多研究人员已经证明，使用微型钉状翅片和网格形式的3D打印BEC可以同时提高CHF和 h_b 。Wong和Leong [88]证明，将BEC直接3D打印在热表面上可以得到 $107\text{ W}\cdot\text{cm}^{-2}$ 的CHF，对应的沸腾传热系数为 $1.5\text{ W}\cdot\text{cm}^{-2}\cdot\text{K}$ 。MacNamara等[89]采用了BEC固态增材制造技术，并证明CHF增加了300%；他们强调了毛细管吸湿芯是增强沸腾的一种基本机制。Gess等[90]使用FC-72进行了系统级浸入式冷却研究。他们的浸入式冷却罐设计是通用的，可用于流动和池内沸腾实验。研究人员使用微孔和微翅片BEC，报道CHF增强70%。表4 [91–99]详细总结了不同的具有最优

设计指南的BEC的效果。

为了解实际应用和可行性，感兴趣的读者可以参看Haghshenas等[100]的工作。在这项研究中，研究人员得出结论，浸入式冷却数据中心的效率可能高于传统的风冷数据中心。然而，研究人员指出，基础设施的改变可能会带来高成本。Ramakrishnan等[101]通过实验研究了空气、液体和浸入式冷却数据中心的性能。他们得出的结论是，两相浸入和冷板提供的热阻最小。

尽管如上所述，已经使用了冷却技术和金属结构来增强热传递能力，但对于嵌入式冷却技术，仍有一些关键的设计考虑因素：

- (1) 优化进出口歧管的位置，提高冷却液的热阻；
- (2) 优化特定于流体的翅片或多孔结构，以获得最大的传热潜力；
- (3) 材料选择，最大程度地实现热传递，获得先进的冷却解决方案。

一般来说，对冷却方案的详细优化可以为嵌入式冷却方案的协同设计提供指导。

5. 结论

本文对通过单相和两相对流实现嵌入式冷却的已发表的相关文章进行了全面回顾。讨论了诸如蚀刻微通道、翅片的3D打印和通过表面改性方法增强池内沸腾等技术。

(1) 使用介电冷却剂HFE-7100在硅芯片中嵌入微通道，在均匀加热过程中，可以将散热能力提升至 $1020\text{ W}\cdot\text{cm}^{-2}$ (热阻： $0.07\text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$)。在背景加热和热点加热条件下，可以消散高达 $900\text{ W}\cdot\text{cm}^{-2}$ 的背景热通量和高达 $2700\text{ W}\cdot\text{cm}^{-2}$ 的热点热通量。

(2) 通过在压降为5 kPa的情况下采用单相液态水，在芯片上打印翅片可以以 $0.2\text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$ 的热阻减轻芯片热点。

(3) 利用水和混合BEC，通过池内沸腾的两相浸入冷却可以提升CHF超过 $300\text{ W}\cdot\text{cm}^{-2}$ ($0.01\text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$)。然而，对于介电流体和梯度BEC，可使CHF达到约 $150\text{ W}\cdot\text{cm}^{-2}$ ($0.03\text{ cm}^2\cdot\text{K}\cdot\text{W}^{-1}$)。

(4) 流体的选择是使用嵌入式冷却来扩展传热极限的关键。必须仔细解决低GWP和优异热性能之间的冲突。

(5) 本文还总结了通过池内沸腾进行浸入式冷却的各种沸腾增强方法。每种BEC对提高热性能都有显著的影响。通过增材制造的BEC制造是一项新兴的技术。

嵌入式冷却，如本文中的定义，将消除几种热阻源。尽管如此，采用嵌入式冷却技术通常需要同时引入新的方

表4 不同沸腾增强方法对池内沸腾性能的增强总结

Boiling enhancement method	Effect	Description	Fluid	Conclusions/ design guidelines	References
Surface roughening	Increased h_b	Effect of entire surface roughening and localized roughening are investigated	Acetone and water	Localized roughening decreases the nucleation site density but increases h_b	[91–92]
Macro fins	Increased h_b , minimal effect on CHF	Fabricating/ printing square/rectangular macro fins to increase surface area	Water and FC-72	Optimal fin spacing is different for water and dielectric fluids	[93–94]
Micro fins	Increased CHF, increase in h_b with subcooled inlet fluid	Fabricating parallel vertical fins and inclined vertical fins to allow more capillary action and facilitating separation of liquid-vapor paths	De-ionized water and FC-72	Optimal fin spacing: 200 μm Fin width: 200 μm Height: 35 μm The micro-pin finned chip with submicron-scale roughness on it reported the highest heat transfer performance in the high-heat-flux region. While the wall superheat at boiling incipience was strongly dependent on the dissolved gas content, it was little affected by the liquid subcooling	[95–96]
Porous foam	Increased CHF and h_b	Fabricating porous foams with uniform/gradient porosity on the chip surface	Water and acetone	Optimal PPI = 60 (fluid: water) Low PPI foams have better thermal performance at low surface superheats, but high PPI foams have better one at moderate or large surface superheats and extend the operation range of surface superheats (working fluid : acetone)	[97–98]
Sintered copper particles on surface	Increased CHF and h_b		Water	CHF value of the high-temperature thermally-conductive microporous coating at 180° is 4.5 times higher than that of plain copper surface	[99]

PPI : pores per inch.

法和很少被实践的方法，如将设备暴露，以直接与液体或两相系统接触。另一个主要考虑的问题是，嵌入式解决方案通常需要对设备制造基础设施进行更改，这是非常昂贵的。这些原因解释了为什么在这一领域公开的解决方案很少被用在主流制造中。采用哪种嵌入式冷却策略以及何时采用这种策略取决于行业需求（例如，需要更高的热通量以满足性能目标、紧凑的封装尺寸需求和（或）更紧密的组件集成），以及哪些技术可以以最低的干扰、风险和费用满足这些需求。鉴于当前的电子器件和封装趋势，被动和主动冷却方案的组合也许是可行的。

6. 未来工作

在嵌入式冷却的热管理方面，两相介质冷却剂被认为可以提供最大的热流耗散和最小的壁过热。未来的工作可以集中于开发更简单的计算模型来预测流动沸腾特性和不

稳定性，以帮助更好地设计基于两相沸腾的嵌入式冷却设计。改进的建模能力也将有助于帮助协同设计。使用局部射流冲击冷却来消除高热通量正在获得人们的关注。未来的研究重点将是详细的人工智能驱动优化，以有效地确定流动路径，从而冲击热点。此外，还需要对这种嵌入式冷却技术进行认真的生命周期评估，以便更好地了解与其未来实施相关的机遇和挑战。还需要开发FOM来评估将冷却解决方案应用至设备上的相关风险。

Acknowledgements

This work was supported by National Science Foundation (1941181), National Science Foundation (1846157), Semiconductor Research Corporation CHIRP (Task 2878.006), and Department of Defense (13000844-021).

Compliance with ethics guidelines

Srikanth Rangarajan, Scott N. Schiffres, and Bahgat Sammakia declare that they have no conflict of interest or financial conflicts to disclose.

References

- [1] DictionaryMerriam-Webster. Definition of embed [Internet]. Merriam-Webster; c2022 [cited 2020 Jun 24]. Available from: <https://www.merriam-webster.com/dictionary/embed>.
- [2] Bar-Cohen A, Maurer JJ, Sivananthan A. Near-junction microfluidic cooling for wide bandgap devices. *MRS Adv* 2016;1(2):181–95.
- [3] Bhopte S, Desu SB, Sammakia B. An integrated nano-structured heat spreader for high heat flux electronic systems. In: Proceedings of the 14th International Heat Transfer Conference; 2010 Aug 8–13; Washington, DC, USA. New York City: ASME; 2010. p. 629–35.
- [4] Xu H, Pavlidis VF, De Micheli G. Analytical heat transfer model for thermal through-silicon vias. In: Proceedings of 2011 Design, Automation & Test in Europe (DATE); 2011 Mar 14–18; Grenoble, France. IEEE; 2011. p. 1–6.
- [5] Kharangate CR, Jung KW, Jung S, Kong D, Schaad J, Iyengar M, et al. Experimental investigation of embedded micropin-fins for single-phase heat transfer and pressure drop. *J Electron Packag* 2018;140(2):021001.
- [6] Zhang HY, Pinjala D, Wong TN, Toh KC, Joshi YK. Single-phase liquid cooled microchannel heat sink for electronic packages. *Appl Therm Eng* 2005;25(10): 1472–87.
- [7] Jung KW, Kharangate CR, Lee H, Palko J, Zhou F, Asheghi M, et al. Embedded cooling with 3D manifold for vehicle power electronics application: single-phase thermal-fluid performance. *Int J Heat Mass Transf* 2019;130:1108–19.
- [8] Hanks DF, Lu Z, Narayanan S, Bagnall KR, Raj R, Xiao R, et al. Nanoporous evaporative device for advanced electronics thermal management. In: Proceedings of the Fourteenth Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITHERM); 2014 May 27–30; Orlando, FL, USA. IEEE; 2014. p. 290–5.
- [9] Birbarah P, Gebrael T, Foulkes T, Stillwell A, Moore A, Pilawa-Podgurski R, et al. Water immersion cooling of high power density electronics. *Int J Heat Mass Transf* 2020;147:118918.
- [10] Cray SR Jr, inventor; Inc. Cray, assignee. Immersion cooled high density electronic assembly. United States patent US4590538A. 1986 May 20.
- [11] Stefanoski Z, inventor; Corp.Nvidia, assignee. Embedded heat pipe in a hybrid cooling system. United States patent US7551442B2. 2009 Jun 23.
- [12] Meyer G. Heat pipes & vapor chambers design guidelines. Report. Santa Clara: Semi-Therm; 2016.
- [13] Conte AS, inventor; Sun Microsystems Inc., assignee. Cooling multi-chip modules using embedded heat pipes. United States patent US5355942A. 1994 Oct 18.
- [14] Zhang H, Hobbis D, Nolas GS, LeBlanc S. Laser additive manufacturing of powdered bismuth telluride. *J Mater Res* 2018;33(23):4031–9.
- [15] Carter MJ, El-Desouky A, Andre MA, Bardet P, LeBlanc S. Pulsed laser melting of bismuth telluride thermoelectric materials. *J Manuf Process* 2019;43 (Part A):35–46.
- [16] Fleischer AS. Thermal energy storage using phase change materials: fundamentals and applications. Cham: Springer; 2015.
- [17] Schultz M, Yang F, Colgan E, Polastre R, Dang B, Tsang C, et al. Embedded two-phase cooling of large 3D compatible chips with radial channels. In: Proceedings of the ASME 2015 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems collocated with the ASME 2015 13th International Conference on Nanochannels, Microchannels, and Minichannels; 2015 Jul 6 – 9; San Francisco, CA, USA. New York City: ASME; 2015.
- [18] Pop E, Sinha S, Goodson KE. Heat generation and transport in nanometer-scale transistors. *Proc IEEE* 2006;94(8):1587–601.
- [19] Venkatadri V, Sammakia B, Srihari K, Santos D. A review of recent advances in thermal management in three dimensional chip stacks in electronic systems. *J Electron Packag* 2011;133(4):041011.
- [20] Hariharan G, Yip L, Chaware R, Singh I, Shen M, Ng K, et al. Reliability evaluations on 3DIC package beyond JEDEC. In: Proceedings of 2017 IEEE 67th Electronic Components and Technology Conference (ECTC); 2017 May 30–Jun 2; Orlando, FL, USA. IEEE; 2017. p. 1517–22.
- [21] Bar-Cohen A, Maurer JJ, Altman DH. Embedded cooling for wide bandgap power amplifiers: a review. *J Electron Packag* 2019;141(4):040803.
- [22] Rangarajan S, Schiffres S, Sammakia B. Scaling limits, challenges, opportunities in embedded cooling. In: Bar-Cohen A, editor. Encyclopedia of thermal packaging: thermal packaging tools. New Jersey: World Scientific Publishing Company; 2021.
- [23] Azizi A, Schiffres SN. Laser metal additive manufacturing on graphite. In: Proceedings of the 29th Annual International Solid Freeform Fabrication Symposium—An Additive Manufacturing Conference; 2018 Aug 13 – 15; Austin, TX, USA. Pittsburgh: TMS; 2018. p. 2315–24.
- [24] Azizi A, Daeumer MA, Schiffres SN. Additive laser metal deposition onto silicon. *Addit Manuf* 2019;25:390–8.
- [25] Radmard V, Hadad Y, Azizi A, Rangarajan S, Hoang CH, Arvin C, et al. Direct micro-pin jet impingement cooling for high heat flux applications. In: Proceedings of 2020 36th Semiconductor Thermal Measurement, Modeling & Management Symposium (SEMI-THERM); 2020 Mar 16–20; San Jose, CA, USA. IEEE; 2020. p. 1–9.
- [26] Azizi A, Daeumer MA, Simmons JC, Sammakia BG, Murray BT, Schiffres SN. Additive laser metal deposition onto silicon for enhanced microelectronics cooling. In: Proceedings of 2019 IEEE 69th Electronic Components and Technology Conference (ECTC); 2019 May 28 – 31; Las Vegas, NV, USA. IEEE; 2019. p. 1970–6.
- [27] Setiadi D, Liu H, inventors; Seagate Technology LLC, assignee. Chip having thermal vias and spreaders of CVD diamond. United States patent US20100140790A1. 2010 Jun 10.
- [28] Ali MA, Peterson CW, McNab KM, inventors; DirecTV Group Inc., assignee. Electronic structure having an embedded pyrolytic graphite heat sink material. United States patent US6075701A. 2000 Jun 13.
- [29] Dang B, Colgan E, Yang F, Schultz M, Liu Y, Chen Q, et al. Integration and packaging of embedded radial micro-channels for 3D chip cooling. In: Proceedings of 2016 IEEE 66th Electronic Components and Technology Conference (ECTC); 2016 May 31–Jun 3; Las Vegas, NV, USA. IEEE; 2016. p. 1271–7.
- [30] Tuckerman DB, Pease RFW. High-performance heat sinking for VLSI. *IEEE Electron Device Lett* 1981;2(5):126–9.
- [31] Back D, Drummond KP, Sinanis MD, Weibel JA, Garimella SV, Peroulis D, et al. Design, fabrication, and characterization of a compact hierarchical manifold microchannel heat sink array for two-phase cooling. *IEEE Trans Compon Packag Manuf Technol* 2019;9(7):1291–300.
- [32] Mandel RK, Bae DG, Ohadi MM. Embedded two-phase cooling of high flux electronics via press-fit and bonded FEEDS coolers. *J Electron Packag* 2018; 140(3):031003.
- [33] Chu KH, Enright R, Wang EN. Structured surfaces for enhanced pool boiling heat transfer. *Appl Phys Lett* 2012;100(24):241603.
- [34] Chu KH, Joung YS, Enright R, Buie CR, Wang EN. Hierarchically structured surfaces for boiling critical heat flux enhancement. *Appl Phys Lett* 2013; 102(15):151602.
- [35] Bae DG, Mandel RK, Dessiatoun SV, Rajgopal S, Roberts SP, Mehregany M, et al. Embedded two-phase cooling of high heat flux electronics on silicon carbide (SiC) using thin-film evaporation and an enhanced delivery system (FEEDS) manifold-microchannel cooler. In: Proceedings of 2017 16th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITHERM); 2017 May 30–Jun 2; Orlando, FL, USA; 2017.
- [36] Chainer TJ, Schultz MD, Parida PR, Gaynes MA. Improving data center energy efficiency with advanced thermal management. *IEEE Trans Compon Packag Manuf Technol* 2017;7(8):1228–39.
- [37] Sharma CS, Tiwari MK, Zimmermann S, Brunschwiler T, Schlottig G, Michel B, et al. Energy efficient hotspot-targeted embedded liquid cooling of electronics. *Appl Energy* 2015;138:414–22.
- [38] Drummond KP, Back D, Sinanis MD, Janes DB, Peroulis D, Weibel JA, et al. Characterization of hierarchical manifold microchannel heat sink arrays under simultaneous background and hotspot heating conditions. *Int J Heat Mass Transf* 2018;126(Part A):1289–301.
- [39] Shah RK, London AL. Laminar flow forced convection in ducts: a source book for compact heat exchanger analytical data. New York City: Academic Press; 1978.
- [40] Song S, Au V, Moran KP. Constriction/spreading resistance model for electronics packaging. In: Proceedings of the 4th ASME/JSME Thermal Engineering Joint Conference; 1995 Mar 19–24; Maui, HI, USA. New York

- City: ASME; 1995. p. 199–206.
- [41] Saylor JR, Bar-Cohen A, Lee TY, Simon TW, Tong W, Wu PS. Fluid selection and property effects in single- and two-phase immersion cooling (of electronic components). *IEEE Trans Compon Hybrids Manuf Technol* 1988;11(4):557–65.
- [42] Kottke PA, Yun TM, Green CE, Joshi YK, Fedorov AG. Two-phase convective cooling for ultrahigh power dissipation in microprocessors. *J Heat Transfer* 2016;138(1):011501.
- [43] Xiang X, Liu W, Fan A. Comparison between the cooling performances of micro-jet impingement systems using liquid metal and water as coolants for high power electronics. *Int J Therm Sci* 2022;173:107375.
- [44] Narayan V, Yao SC. Modeling and optimization of micro-channel heat sinks for the cooling of 3D stacked integrated circuits. In: Proceedings of the ASME 2011 International Mechanical Engineering Congress and Exposition; 2011 Nov 11–17; Denver, CO, USA. New York City: ASME; 2011. p. 999–1011.
- [45] Lin L, Ponnappan R. Heat transfer characteristics of spray cooling in a closed loop. *Int J Heat Mass Transf* 2003;46(20):3737–46.
- [46] Anacker W. Liquid cooling of integrated circuit chips. In: IBM technical disclosure bulletin. Armonk: IBM; 1978. p. 3742–3.
- [47] Chen W, Bottoms B. Heterogeneous integration roadmap: driving force and enabling technology for systems of the future. In: Proceedings of 2019 Symposium on VLSI Technology; 2019 Jun 9–14; Kyoto, Japan. IEEE; 2019. p. T50–T51.
- [48] May C, Mizerak J, Earley D, Malouin B. Thermal performance of modular microconvective heat sinks for multi-die processor assemblies. In: Proceedings of ASME 2021 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems; 2021 Oct 26–28; online. New York City: ASME; 2021.
- [49] Chen RH, Chow LC, Navedo JE. Effects of spray characteristics on critical heat flux in subcooled water spray cooling. *Int J Heat Mass Transf* 2002;45(19):4033–43.
- [50] Hanks DF, Lu Z, Sircar J, Kinoshita I, Bagnall KR, Salamon TR, et al. High heat flux evaporation of low surface tension liquids from nanoporous membranes. *ACS Appl Mater Interfaces* 2020;12(6):7232–8.
- [51] Li Y, Chen H, Xiao S, Alibakhshi MA, Lo CW, Lu MC, et al. Ultrafast diameter-dependent water evaporation from nanopores. *ACS Nano* 2019;13(3):3363–72.
- [52] Kandlikar SG, Grande WJ. Evolution of microchannel flow passages—thermohydraulic performance and fabrication technology. *Heat Transf Eng* 2003;24(1):3–17.
- [53] Rajan SK, Ramakrishnan B, Alissa H, Kim W, Belady C, Bakir MS. Integrated silicon microfluidic cooling of a high-power overclocked CPU for efficient thermal management. *IEEE Access* 2022;2022(10):59259–69.
- [54] Bar-Cohen A, Asheghi M, Chainer TJ, Garimella SV, Goodson K, Gorle C, et al. The ICECool fundamentals effort on evaporative cooling of microelectronics. *IEEE Trans Compon Packag Manuf Technol* 2021;11(10):1546–64.
- [55] Woodcock C, Ng’oma C, Sweet M, Wang Y, Peles Y, Plawsky J. Ultra-high heat flux dissipation with Piranha Pin Fins. *Int J Heat Mass Transf* 2019;128:504–15.
- [56] Nasr MH, Green CE, Kottke PA, Zhang X, Sarvey TE, Joshi YK, et al. Hotspot thermal management with flow boiling of refrigerant in ultrasmall micropores. *J Electron Packag* 2017;139(1):011006.
- [57] Conrad M, De Doncker RW, Schniedenharn M, Diatlov A. Packaging for power semiconductors based on the 3D printing technology selective laser melting. In: Proceedings of 2014 16th European Conference on Power Electronics and Applications; 2014 Aug 26–28; Lappeenranta, Finland. IEEE; 2014. p. 1–7.
- [58] Conrad M, Diatlov A, De Doncker RW. Implementation aspects of on-chip printed micro heat sinks for power semiconductors. In: Proceedings of 2015 IEEE Energy Conversion Congress and Exposition (ECCE); 2015 Sep 20–24; Montreal, QC, Canada. IEEE; 2015. p. 5716–23.
- [59] Conrad M, Diatlov A, De Doncker RW. Purpose, potential and realization of chip-attached micro-pin fin heat sinks. *Microelectron Reliab* 2015;55(9–10):1992–6.
- [60] Roy NK, Dibua OG, Jou W, He F, Jeong J, Wang Y, et al. A comprehensive study of the sintering of copper nanoparticles using femtosecond, nanosecond, and continuous wave lasers. *J Micro Nano-Manuf* 2018;6(1):010903.
- [61] Roy NK, Behera D, Dibua OG, Foong CS, Cullinan MA. A novel microscale selective laser sintering (l-SLS) process for the fabrication of microelectronic parts. *Microsyst Nanoeng* 2019;5(1):1–14.
- [62] Bhatti MS, Parisi MJ, Hayes AR, inventors; Coolit Systems Inc., assignee. Microchannel heat sink. United States patent US7331378B2. 2008 Feb 19.
- [63] An index of patents with Donald Tilton listed as an inventor [Internet]. Radaris; c2022 [cited 2020 Aug 6]. Available from: <https://radaris.com/f/Donald/Tilton/>
- [64] Andry PS, Colgan EG, Mok LS, Patel CS, Seeger DE, inventors; Inc. GlobalFoundries US, assignee. Semiconductor integrated circuit chip packages having integrated microchannel cooling modules. United States patent US7230334B2. 2007 Jun 12.
- [65] Lee PS, Garimella SV, Liu D. Investigation of heat transfer in rectangular microchannels. *Int J Heat Mass Transf* 2005;48(9):1688–704.
- [66] Gonzalez-Valle CU, Samir S, Ramos-Alvarado B. Experimental investigation of the cooling performance of 3D printed hybrid water-cooled heat sinks. *Appl Therm Eng* 2020;168:114823.
- [67] Olson JR, Pohl RO, Vandersande JW, Zoltan A, Anthony TR, Banholzer WF. Thermal conductivity of diamond between 170 and 1200 K and the isotope effect. *Phys Rev B* 1993;47(22):14850–6.
- [68] McConnell AD, Uma S, Goodson KE. Thermal conductivity of doped polysilicon layers. *J Microelectromech Syst* 2001;10(3):360–9.
- [69] Monachon C, Weber L, Dames C. Thermal boundary conductance: a materials science perspective. *Annu Rev Mater Res* 2016;46:433–63.
- [70] Assy A, Gomès S. Heat transfer at nanoscale contacts investigated with scanning thermal microscopy. *Appl Phys Lett* 2015;107(4):043105.
- [71] Swartz ET, Pohl RO. Thermal boundary resistance. *Rev Mod Phys* 1989;61(3):605–68.
- [72] Hopkins PE, Phinney LM, Serrano JR, Beechem TE. Effects of surface roughness and oxide layer on the thermal boundary conductance at aluminum/silicon interfaces. In: Proceedings of 2010 14th International Heat Transfer Conference; 2010 Aug 8–13; Washington, DC, USA. New York City: ASME; 2010. p. 313–9.
- [73] Schiffres SN, Harish S, Maruyama S, Shiomi J, Malen JA. Tunable electrical and thermal transport in ice-templated multilayer graphene nanocomposites through freezing rate control. *ACS Nano* 2013;7(12):11183–9.
- [74] Majumdar S, Sierra-Suarez JA, Schiffres SN, Ong WL, Higgs III CF, McGaughey AJ, et al. Vibrational mismatch of metal leads controls thermal conductance of self-assembled monolayer junctions. *Nano Lett* 2015;15(5):2985–91.
- [75] Chrysler GM, Prasher R, inventors; TAHOE RESEARCH LTD., assignee. Integrated micro channels and manifold/plenum using separate silicon or low-cost polycrystalline silicon. United States patent US6992382B2. 2006 Jan 31.
- [76] Bezama RJ, Colgan EG, Magerlein JH, Schmidt RR, inventors; Inc. GlobalFoundries US, assignee. Apparatus and methods for microchannel cooling of semiconductor integrated circuit packages. United States patent US7139172B2. 2006 Nov 21.
- [77] Hodes MS, Kolodner PR, Krupenkin TN, Lee W, Lyons AM, Salamon TR, et al. inventors; Nokia of America Corp., assignee. Techniques for microchannel cooling. United States patent US7204298B2. 2007 Apr 17.
- [78] Altman DH, Gupta A, Tybach M. Development of a diamond microfluidics-based intra-chip cooling technology for GaN. In: Proceedings of ASME 2015 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems collocated with the ASME 2015 13th International Conference on Nanochannels, Microchannels, and Minichannels; 2015 Jul 6–9; San Francisco, CA, USA. New York City: ASME; 2015.
- [79] Campbell G, Eppich H, Lang K, Creamer C, Yurovchak T, Chu K, et al. Advanced cooling designs for GaN-on-diamond MMICs. In: Proceedings of ASME 2015 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems collocated with the ASME 2015 13th International Conference on Nanochannels, Microchannels, and Minichannels; 2015 Jul 6–9; San Francisco, CA, USA. New York City: ASME; 2015.
- [80] Drummond KP, Weibel JA, Garimella SV, Back D, Janes DB, Sinanis MD, et al. Evaporative intrachip hotspot cooling with a hierarchical manifold microchannel heat sink array. In: Proceedings of 2016 15th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm); 2016 May 31–Jun 3; Las Vegas, NV, USA. IEEE; 2016. p. 307–15.
- [81] Radmard V, Hadad Y, Rangarajan S, Hoang CH, Fallaftafti N, Arvin CL, et al. Multi-objective optimization of a chip-attached micro pin fin liquid cooling system. *Appl Therm Eng* 2021;195:117187.
- [82] Radmard V, Azizi A, Rangarajan S, Fallaftafti N, Hoang CH, Mohsenian G, et al. Performance analysis of impinging chip-attached micro pin fin direct liquid cooling package for hotspot targeted applications. In: Proceedings of 2021 20th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm); 2021 Jun 1–4; San Diego, CA,

- USA. IEEE; 2021. p. 220–8.
- [83] Fallahtafti N, Rangarajan S, Hadad Y, Arvin C, Sikka K, Hoang CH, et al. Shape optimization of hotspot targeted micro pin fins for heterogeneous integration applications. *Int J Heat Mass Transf* 2022;192:122897.
- [84] Manaserh YMA, Gharaibeh AR, Tradat MI, Rangarajan S, Sammakia BG, Alissa HA. Multi-objective optimization of 3D printed liquid cooled heat sink with guide vanes for targeting hotspots in high heat flux electronics. *Int J Heat Mass Transf* 2022;184:122287.
- [85] Patil CM, Kandlikar SG. Pool boiling enhancement through microporous coatings selectively electrodeposited on fin tops of open microchannels. *Int J Heat Mass Transf* 2014;79:816–28.
- [86] Xu ZG, Zhao CY. Experimental study on pool boiling heat transfer in gradient metal foams. *Int J Heat Mass Transf* 2015;85:824–9.
- [87] Liang G, Mudawar I. Review of pool boiling enhancement by surface modification. *Int J Heat Mass Transf* 2019;128:892–933.
- [88] Wong KK, Leong KC. Saturated pool boiling enhancement using porous lattice structures produced by selective laser melting. *Int J Heat Mass Transf* 2018;121:46–63.
- [89] MacNamara RJ, Lupton TL, Lupoi R, Robinson AJ. Enhanced nucleate pool boiling on copper-diamond textured surfaces. *Appl Therm Eng* 2019;162:114145.
- [90] Gess JL, Bhavnani SH, Johnson RW. Experimental investigation of a direct liquid immersion cooled prototype for high performance electronic systems. *IEEE Trans Compon Packag Manuf Technol* 2015;5(10):1451–64.
- [91] AlMasriM, Cioulachtjian S, Veillas C, Verrier I, Jourlin Y, IbrahimJ, et al. Nucleate boiling on ultra-smooth surfaces: explosive incipience and homogeneous density of nucleation sites. *Exp Therm Fluid Sci* 2017;88:24–36.
- [92] Kim J, Jun S, Laksnarain R, You SM. Effect of surface roughness on pool boiling heat transfer at a heated surface having moderate wettability. *Int J Heat Mass Transf* 2016;101:992–1002.
- [93] Klein GJ, Westwater JW. Heat transfer from multiple spines to boiling liquids. *AIChE J* 1971;17(5):1050–6.
- [94] Rainey KN, You SM. Pool boiling heat transfer from plain and microporous, square pin-finned surfaces in saturated FC-72. *J Heat Transfer* 2000;122(3):509–16.
- [95] Zhang M, Lian K. Using bulk micromachined structures to enhance pool boiling heat transfer. *Microsyst Technol* 2008;14(9–11):1499–505.
- [96] Honda H, Takamatsu H, Wei JJ. Enhanced boiling of FC-72 on silicon chips with micro-pin-fins and submicron-scale roughness. *J Heat Transfer* 2002;124(2):383–90.
- [97] Xu J, Ji X, Zhang W, Liu G. Pool boiling heat transfer of ultra-light copper foam with open cells. *Int J Multiph Flow* 2008;34(11):1008–22.
- [98] Yang Y, Ji X, Xu J. Pool boiling heat transfer on copper foam covers with water as working fluid. *Int J Therm Sci* 2010;49(7):1227–37.
- [99] Jun S, Kim J, You SM, Kim HY. Effect of heater orientation on pool boiling heat transfer from sintered copper microporous coating in saturated water. *Int J Heat Mass Transf* 2016;103:277–84.
- [100] Haghshenas K, Setz B, Bloch Y, Aiello M. Enough hot air: the role of immersion cooling. 2022. arXiv:2205.04257.
- [101] Ramakrishnan B, Alissa H, Manousakis I, Lankston R, Bianchini R, Kim W, et al. CPU overclocking: a performance assessment of air, cold plates, and two-phase immersion cooling. *IEEE Trans Compon Packag Manuf Technol* 2021;11(10):1703–15.